

лаб 18-3

т 7-37

СПЕЦПРОЦЕССОР
СВС-1

принципы построения

ИЫЗ. 055. 006 ТО

Утвержден
ИВЗ.055.006 ТО-ЛУ

СМЕРЦПРОЦЕССОР СВС-1
Принципы построения
Техническое описание
ИВЗ.055.006 ТО

ЕСКА

1980

СОДЕРЖАНИЕ

1.	Введение	4
1.1.	Назначение	4
1.2.	Сокращенные обозначения	8
2.	Назначение	10
3.	Технические данные	13
3.1.	Объем оперативной памяти	13
3.2.	Информационная структура слова	13
3.3.	Система команд	15
3.4.	Производительность	23
3.5.	Каналы связи и виды обмена	23
3.6.	Режимы управления	25
3.7.	Аппаратный контроль	26
3.8.	Источники питания	27
3.9.	Элементная база	28
4.	Состав устройства	29
4.1.	Состав процессора СВС-I	29
4.2.	Состав УКО	31
5.	Устройство и принцип работы	32
5.1.	Принцип работы спецпроцессора СВС-I	32
5.2.	Система элементов	39
5.3.	Система синхронизации	42
5.4.	Конструкция процессора СВС-I	50
5.5.	Система охлаждения	57

ИЫЗ.055.006 ТО

Изм/Лист	№ докум.	Подп.	Дата
Разраб.	Дудушкин	В.В.	27.8.80
Провер.	Гастев	Ю.С.	24.3.80
Н.контр.	Качишвили	Кач	17.6.80
Утверд.			

СПЕЦПРОЦЕССОР СВС-I
Принципы построения
Техническое описание

Лит.	Лист	Листов
	2	87

Копия 24.06.80

196/4/80

5.6. Система электропитания	59
6. Пульт управления	69
6.1. Назначение	69
6.2. Состав	69
6.3. Устройство и принцип работы	69
7. Контрольно-наладочная аппаратура и контрольно-измерительные приборы	75
7.1. Назначение	75
7.2. Состав	75
7.3. Описание компонентов КНА	75
7.4. Описание компонентов КИП	79
8. Инструменты и принадлежности	82
8.1. Назначение	82
8.2. Состав	82
8.3. Назначение компонентов ЗИП	82
9. Комплект монтажных частей	84
9.1. Назначение	84
9.2. Состав и назначение компонентов МК	84
10. Тара и упаковка	86

№	ИИ.З.К.Р.О	Сл.инж	С.И.Р.О
изм. лист	И.И.К.У.М.	И.И.Д.А.	И.И.Д.А.

ИИЗ.055.006 ТО

лист
3

И. ВВЕДЕНИЕ

И.1. Назначение

Техническое описание спецпроцессора СВС-1 многопроцессорного вычислительного комплекса (МВК) "Эмбрус-1" предназначено для изучения работы СВС-1 и может служить справочным пособием при проведении профилактических и ремонтных работ:

Техническое описание состоит из пяти частей:

Часть 1. Спецпроцессор СВС-1. Принципы построения

Техническое описание ИМЗ.055.006 Т0

Часть 2. Спецпроцессор СВС-1. Устройство управления

Техническое описание ИМЗ.055.006 Т01

Спецпроцессор СВС-1. Устройство управления

Техническое описание. Приложение

Описание ячеек ИМЗ.055.006 Т01

Часть 3. Спецпроцессор СВС-1. Буферное устройство связи

Техническое описание ИМЗ.055.006 Т02

Спецпроцессор СВС-1. Буферное устройство связи

Техническое описание. Приложение

Описание ячеек ИМЗ.055.006 Т02

Часть 4. Спецпроцессор СВС-1. Арифметическое устройство

Техническое описание ИМЗ.055.006 Т03

Спецпроцессор СВС-1. Арифметическое устройство

Техническое описание. Приложение

Описание ячеек ИМЗ.055.006 Т03

Часть 5. Спецпроцессор СВС-1. Полное описание системы команд

Техническое описание ИМЗ.055.006 Т04

Нов	ИМЗ.055-30	Сев	250688
изм.	лист	Н док.ум.	Подп. Дата

ИМЗ.055.006 Т0

Лист

4

Перед изучением данного технического описания необходимо ознакомиться со следующими частями технического описания МВК "Эльбрус-1".

Принципы построения вычислительных комплексов БМО.170.002 Т0.

Принципы построения вычислительных комплексов.

Приложение 2. Правила чтения схем БМО.170.002 Т0.

Система электропитания, охлаждения и синхронизации БМО.170.002 Т02.

Контрольно-наладочная и контрольно-измерительная аппаратура БМО.170.002 Т05.

1464/80
Самс
изд.

изд.	лист	и докум.	Подп.	Дата

МВЗ.055.006 Т0

лист
5

При изучении технического описания спецпроцессора СВС-I необходимо пользоваться следующими документами:

Спецпроцессор СВС-I. Схема электрическая соединений и подключения ИМЗ.055.006 34.

Спецпроцессор СВС-I. Ведомость запасных частей, инструмента и принадлежностей ИМЗ.055.006 3И-А.

Процессор СВС-I. Схема гидравлическая принципиальная ИМЗ.055.005 ГЗ.

Процессор СВС-I. Схема электрическая принципиальная цепей питания ИМЗ.055.005 33.1.

При изучении технического описания устройства управления:

Процессор СВС-I. Схема электрическая структурная устройства управления ИМЗ.055.005 3И.

Процессор СВС-I. Формульное описание устройства управления ИМЗ.055.005 Д6.

При изучении технического описания буферного устройства связи:

Процессор СВС-I. Схема электрическая структурная буферного устройства связи ИМЗ.055.005 3И.1.

Процессор СВС-I. Формульное описание буферного устройства связи ИМЗ.055.005 Д6.1.

При изучении технического описания арифметического устройства:

Процессор СВС-I. Схема электрическая структурная арифметического устройства ИМЗ.055.005 3И.2.

Процессор СВС-I. Формульное описание арифметического устройства ИМЗ.055.005 Д6.2.

45/191
Служба
02/191

Нов.	ИМЗ.055.006-30	Сам	25.06.80	
изм.	лист	и докум.	Подп.	Дата

ИМЗ.055.006 ТО

Лист
6

При изучении технического описания на пульт управления:

Пульт управления. Таблицы переключения индикации

ИЫЗ.624.012 Д1.

Панель управления. Схема электрическая принципиальная

ИЫЗ.620.052 ЭЗ.

Панель индикации. Схема электрическая принципиальная

ИЫЗ.620.053 ЭЗ.

146/80
Самс 25.06.80

изм	лист	н докум.	Псдп.	Дата

ИЫЗ.055.006 Т0

Лист
7

1.2. Сокращенные обозначения

- А — адрес команды
- АУ — арифметическое устройство
- БАК — буфер арифметических команд
- БАЗ — буфер адресов записи
- БАС — буфер адресов слов
- БК — буфер команд
- БОП — буфер обращения к памяти
- БРЗ — буферные регистры записи
- БРС — буферные регистры считывания
- БРЧ — буферные регистры числа
- ЕУС — буферное устройство связи
- ВУ — внешние устройства
- ДИАПАК — диалоговый пакет
- ЗИП — запасные инструменты и принадлежности
- КА — короткий адрес
- КМ — коммутатор
- КНА — контрольно-наладочная аппаратура
- КШЧ — кодовые шины числа
- М — модификатор
- МВК — многопроцессорный вычислительный комплекс
- МК — комплект монтажных частей
- МОП — модуль оперативной памяти
- МПП — многослойная печатная плата
- МР — местный режим
- ОП — оперативная память
- ПА — полный адрес
- ПВВ — процессор ввода-вывода
- ПОС — пульт оператора системы
- ПТС — пластинчатый тепловой соединитель

№в.	№/356-80	Сав	25.06.84
изм.	лист	и докум.	Подп. Дата

ИЫЗ.055.006 ТО

Лист

8

Формат 1!

- ПУ - пульт управления
- РАМ - регистр адреса математического
- РК - регистр команд
- РОП - регистр операций
- РП - регистр приписки
- РР - регистр результата
- САП - система автоматического проектирования
- СМА - сумматор адреса
- СО - система охлаждения
- СС - схема сравнения
- СЗЧ - схема записи и чтения
- УКО - устройство контроля охлаждения
- УУ - устройство управления
- ЦП - центральный процессор
- ЦР - центральный режим
- ЦС - центральный синхронизатор

Изм.	лист	ИМЗ 56-80	Сам	2006.08
Изм.	лист	ИМЗ 56-80	Подп.	Дата

ИМЗ.055.006 ТО

2. НАЗНАЧЕНИЕ

Спецпроцессор СВС-I ИИЗ.055.006, условное обозначение СВС-I, предназначен для обеспечения в МБК "Эльбрус-I" возможностей прохождения задач пользователей, подготовленных для решения на ЭВМ "БЭСМ-6", на которой установлена операционная система ДИАПАК.

Спецпроцессор СВС-I предназначен для эксплуатации в стационарных условиях. Данные, необходимые для правильной эксплуатации изделия, в целом и устройства СВС-I в частности, во всех режимах работы и в различных (в том числе предельно-допустимых) условиях эксплуатации, а также предельно-допустимые изменения значений основных параметров и характеристик во всех режимах работы и в различных условиях эксплуатации изложены в ЕМО.170.002 ТО "Принципы построения МБК".

Оптимальные условия эксплуатации СВС-I:

температура воздуха	$21 \pm 2^{\circ}\text{C}$;
относительная влажность	$52 \pm 0,7\%$;
атмосферное давление	750 ± 30 мм рт.ст.;
запыленность	$0,75$ мг/м ³ при размере частиц не более 3 мк.

Структура информационных связей СВС-I в МБК "Эльбрус-I" представлена на рис. 1

Максимальное число центральных процессоров (ЦП), включая процессоры типа СВС-I - 10.

В МБК "Эльбрус-I" допустима замена любого ЦП на СВС-I (и наоборот), а также использование только СВС-I без ЦП, т.е. любая комбинация из десяти основных и специализированных процессоров.

ИИЗ.055.006 ТО

Лист

10

ИИЗ.055.006 ТО	ИИЗ.055.006 ТО	ИИЗ.055.006 ТО	ИИЗ.055.006 ТО
ИИЗ.055.006 ТО	ИИЗ.055.006 ТО	ИИЗ.055.006 ТО	ИИЗ.055.006 ТО

Формат 11

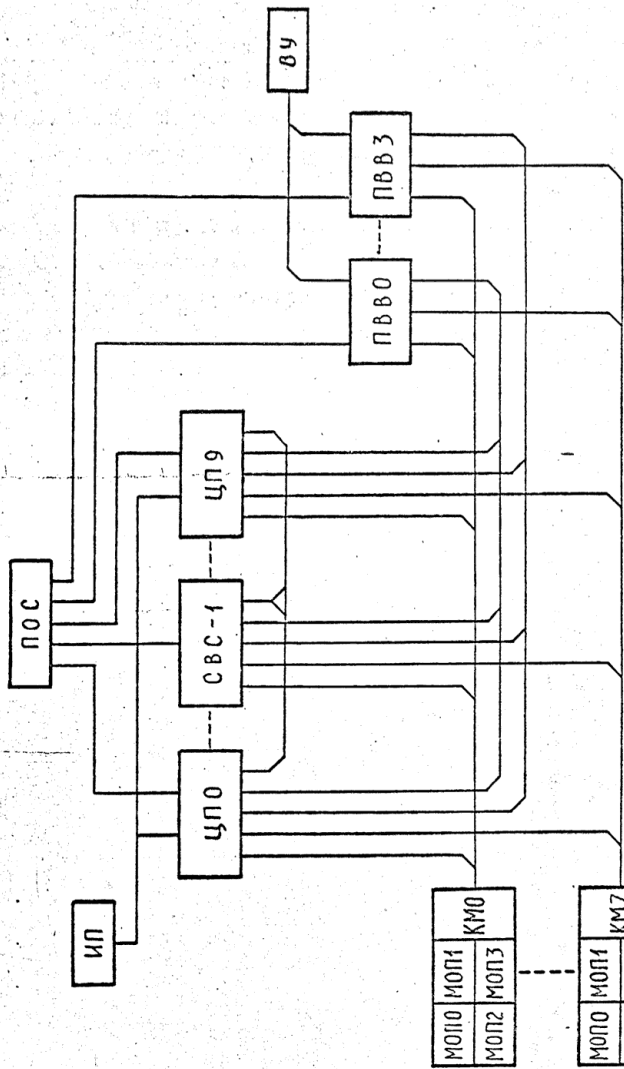


Рис. 1 Структура информационных связей СВС-1
в МКВ Э-1

№ лист	ИЗДАКЧМ.	Подп.	Дата
26-5а			

ИД13.055.006 ТО

Лист
11

Формат 11

Связь СВС-I с оперативной памятью (ОП) осуществляется 72-х разрядными словами через коммутатор (КМ); с помощью которого четыре модуля ОП (МОП) объединяются в одну секцию. Максимальное количество секций КМ - 8, максимальное количество МОП - 32.

Связь СВС-I с внешними устройствами (ВУ), а также обмен информацией между ОП и ВУ осуществляется процессором ввода-вывода (ПВВ) автономно и асинхронно с работой ЦП. Максимальное число ПВВ - 4. Кроме того, все процессоры связаны ограниченным количеством цепей (сигналы прерываний и т.п.) по принципу "каждый с каждым".

Изм.	лист	ИД докум.	Подп.	Дата
	Нов.	№1 358-80	Сам	25.06.80

ИЫЗ.055.006 ТО

лист

12

3. ТЕХНИЧЕСКИЕ ДАННЫЕ

3.1. Объем оперативной памяти

Вся оперативная память МВК "Эльбрус-1" для СВС-1 поделена на листы размером по 1024 слов в каждой.

Максимальный объем ОП:

- а) физической 1024 листа (2^{20} 72-разрядных слов);
- б) математической 64 листа (2^{16} 72-разрядных слов);
- в) для задач пользователя 32 листа (2^{15} 72-разрядных слов).

3.2. Информационная структура слова

Основной информационной единицей в СВС-1 является слово. Каждое слово (рис.2) содержит информационную часть (0-63), шесть управляющих разрядов (64-69) и два контрольных разряда (70,71).

0	63	64	69	70 71
---	----	----	----	-------

информационная часть

управляющая
часть

Контроль-
ные разряды

рис. 2

Управляющая часть (тег) используется для описания типов данных, размещаемых в информационной части слова. Это позволяет аппаратуре СВС-1 контролировать корректность используемых в операции операндов.

Информационная часть слова в СВС-1 может содержать:

- а) 64 разряда (длинное слово) используемых в спецоперациях для обеспечения возможности обмена информацией СВС-1 с ПВВ и ОП;

Изм.	лист	И докум.	Подп.	Дата
	№1358-80	Сави	25.06.80	

ИВЗ.055.005 ТО

Лист
13

б) 48 разрядов (короткое слово или слово "БЭСМ"), помещаемых в старшие разряды (0-47) информационной части слова, в младших разрядах (48-63) - нули. При этом в разрядах тега обязательно значение короткого тега - 35 или 36 в восьмеричном представлении.

В одном коротком слове могут размещаться две одноадресные команды по 24 разряда. каждая, при этом значение тега - 35_8 или операнд 48-ми разрядный, значение тега - 36_8 .

3.2.1. Структура команд

Структура команд СВС-I полностью совпадает со структурой команд ЭВМ "БЭСМ-6".

Одноадресная 24-х разрядная команда (рис.3) состоит из номера модификатора (четыре разряда), кода операции и кода адреса.

В СВС-I имеется два типа команд:

- а) с коротким 12-ти разрядным адресом;
- б) с полным 15-ти разрядным адресом.

Полный адрес позволяет адресовать всю математическую память (32К), короткий адрес без модификации - четыре первых и четыре последних листа этой памяти.

Разрядная сетка команд разбивается следующим образом:

Первый тип команд

М		О		КОП1		Короткий адрес	
24	21	20	19	13	12	I	

Второй тип команд

М		1		КОП2		Полный адрес	
24	21	20	19	16	15	I	

рис.3

М - номер модификатора

КОП1 - код операции в команде первого типа

КОП2 - код операции в команде второго типа.

20 разряд отличает команды второго типа от первого типа.

19 разряд в командах первого типа определяет способ формирования адреса.

Если в команде первого типа 19-й разряд содержит код "0", то короткий адрес дополняется кодом "000" в 13-15 разрядах, а затем выполняется модификация адреса, если 19-й разряд содержит код "1", то короткий адрес дополняется кодом "111" в 13-15 разрядах, а затем выполняется модификация адреса.

Модификация адреса выполняется путем двоичного сложения, без переноса из старшего разряда в младшие, содержащего указанного в команде номера модификатора с адресной частью команды.

Количество модификаторов - 15.

Разрядность модификаторов - 15.

3.2.2. Представление чисел

Представление чисел в СВС-1 полностью совпадает с представлением чисел в ЭВМ "БЭСМ-6".

Операнд, состоящий из 48 разрядов, может представлять или набор равноправных двоичных цифр, или двоичное число, представленное в форме с плавающей запятой.

$$A = 2^P \cdot m$$

где m - мантисса числа, всегда меньше единицы

P - двоичный порядок числа.

Распределение разрядов при представлении чисел:

ЗНП	Р	ЗНМ	
48 47		42 41 40	I

НОВ	ИИ/356-80	Сам	В.М.В.
изм. лист	И докум.	Подп.	Дата

ИВЗ.055.006 Т0

15

Знак мантиссы (ЗМ) соответствует знаку представляемого числа.

"0" - для положительных чисел,

"1" - для отрицательных чисел.

Мантисса (M) положительного числа представлена в прямой коде; мантисса отрицательного числа - в дополнительном коде.

Диапазон представимых чисел от 2^{-64} до 2^{+63} (от 10^{-19} до 10^{+19}).

Порядок числа (P) может иметь значение от плюс 63 до минус 64. Числа, имеющие "P" менее минус 64, не могут быть представлены в разрядной сетке машины и условно принимаются равными нулю. Для того, чтобы числовое и логическое представление нулей совпадали и выражались нулями во всех 48-ми разрядах, принята условность в изображении порядка в спецпроцессоре. Условность эта выражается в том, что машинный порядок

$$P_M = P + 64$$

Машинный порядок числа изменяется от нуля до плюс 127.

Нулевому порядку числа соответствует машинный порядок плюс 64 (двоичное представление 1 000 000); максимальному порядку числа соответствует машинный порядок $P_M = 177_8$ (1.III III) и минимальному порядку соответствует $P_M = 000_8$ (0.000 000).

Старший разряд порядков (48p) фактически выполняет роль знакового разряда; причем положительным порядкам соответствует единица в этом разряде; отрицательным - нуль.

3.3. Система команд

Система команд СВС-I одноадресная и почти полностью совпадает с системой команд ЭМ "БЭСМ-6". Изменения и дополнения системы команд СВС-I по сравнению с системой команд ЭМ "БЭСМ-6":

Изм.	лист	И докум.	Подп.	Дата
	Нов.	№1/356-80	Сави	21.06.80

ИИЗ.055.006 Т0

15

относится только к привилегированным командам, которые выполняются в режиме супервизора. Эти изменения, в основном, обусловлены необходимостью обеспечения для процессора средств взаимодействия с другими модулями системы МВК "Эльбрус-1".

С этой целью в систему команд СВС-1 дополнительно введены специальные операции полноразрядной записи и считывания (за счет освободившихся кодов 032 и 033 - обращение к внешним устройствам ЭЭМ "БЭСМ-6"), расширяющие информационную часть с 48-ми разрядов до 64-х разрядов.

Кроме того, в систему команд СВС-1 введены еще четыре специальные операции полноразрядного обращения к модулям оперативной памяти:

- а) считывание синхронизационное;
- б) запись в регистр конфигурации МОП;
- в) считывание регистра сбоя МОП;
- г) полноразрядное считывание с тегом "БЭСМ".

Эти операции задаются при помощи неиспользуемого в ЭЭМ "БЭСМ-6" кода операции 046 и определенной комбинации разрядов номера модификатора данной команды. (присвоение содержимого модификатора к адресу команды при выполнении операции 046 не производится).

3.3.1. Список операций

Система команд СВС-1 насчитывает 56 основных операций (из них 9 операций - привилегированные) и 27 макрокоманд. Ниже приводится список операций СВС-1, дающий представление о составе и времени выполнения операций. (табл.1).

Изм.	№	Дата	Подп.	Дата
1	161356-80	28.06.80		

ИИЗ.055.006 ТО

Лист

17

Список операций спецпроцессора СВС-1

Код	Символ	Операция	Время выполнения в тактах
<u>Арифметические операции</u>			
004	АС	Арифметическое сложение	5
005	АВ	Арифметическое вычитание	5
006	ОВ	Обратное вычитание	5
007	МВ	Вычитание модулей	5
014	ИЗ	Изменение знака	4
017	АУ	Арифметическое умножение	10
016	АД	Арифметическое деление	23
024	СП	Сложение порядков	3
025	ВП	Вычитание порядков	3
034	КС	Корректировка порядка сложением	3
035	КВ	Корректировка порядка вычитанием	3
031	МР	Выдата младших разрядов	3
027	РК	Установка режима по коду числа	2
037	РА	Установка режима по коду адреса	2
030	ВР	Выдата кода режима	2
<u>Операции пересылок и логические операции</u>			
010	СЧ	Считывание числа	2
000	ЗЧ	Запись числа	2*
003	СМ	Считывание с предварительной записью в магазин	4

Продолжение табл. 1

Код	Символ	Операция	Время выполнения в тактах
001	ЗМ	Запись и считывание из магазина	4
011	ЛУ	Логическое умножение	2
015	ЛС	Логическое сложение	2
012	СР	Сравнение	2
013	ЦС	Циклическое сложение	3
026	СК	Сдвиг по коду числа	2
036	СД	Сдвиг по коду адреса	2
020	СБ	Сборка	14
021	РБ	Разборка	16
022	ВЧ	Вычисление числа единиц в коде	14
023	ВН	Вычисление номера старшей единицы	4
		<u>Операции с индекс-регистрами</u>	
		<u>и операции изменения адреса</u>	
040	УИ	Установка кода на индекс-регистре	6*
041	УМ	Установка кода на индекс-регистре и считывание из магазина	9*
042	ВИ	Выдача кода из индекс-регистра	4
043	ВМ	Выдача кода из индекс-регистра и магазинная запись	4
044	ПИ	Пересылка из одного индекс-регистра в другой	2*
045	СИ	Пересылка со сложением кода одного индекса с другим	4*

Продолжение табл. 1

Код	Символ	Операция	Время выполнения в тактах
24	ПА	Передача кода адреса в индекс-регистр	2*
25	СА	Передача кода адреса со сложением	2*
22	ИА	Изменение следующей команды кодом адреса	2*
23	ИК	Изменение следующей команды кодом числа	6*
		<u>Операции передачи управления</u>	
26,27	У0	Условный переход по "0" признака	11*
30	ПБ	Переход безусловный	6*
31	ПВ	Безусловный переход с засылкой адреса возврата	6*
34	И0	Условный переход по "0" индекс-регистра	6*
35	И1	Условный переход по "1" индекс-регистра	6*
36	ВТ	выталкивание	69*
37	КЦ	Конец цикла (переход с изменением модификатора)	6*

Продолжение табл. 1

Код	Символ	Операция	Время выполнения в тактах
		<u>Приближенные операции</u>	
002	ЗР	Обращения к специальным регистрам	2
032	ЗД	Полноразрядная запись	2
033	ЧД	Полноразрядное считывание	2
32	ВП	Возврат из подпрограммы	6*
33	ВСТ	Останов	
		Специальное обращение к памяти	
01.046	СОП	Считывание синхронизационное	2
02.046	СВП	Запись в регистр конфигурации	2
03.046	СВП	Считывание регистра сброс	2
05.046	СОП	Полноразрядное считывание с тегом "БЭСМ"	2
		<u>Макрокоманды</u>	
047-077	Э047- -Э077	Макрокоманды (переходы на подпрограммы, задаваемые кодом операции). Набор подпрограмм может меняться	6*
20.21	Э20, Э21		
		Примечание: Длительность такта 44нс Цифры, помеченные звездочкой, означают, что указанное время выполнения может быть полностью или частично совмещено с выполнением других операций.	

3.3.2. Магази́нная организа́ция памяти

В СВС-I на основе одноадресных команд реализована магази́нная организа́ция памяти. В основу такой организа́ции памяти положе́ны следующие при́нципы: при записи и считывании из такой памяти а́дрес ч́исла не указы́вается, последнее записанное ч́исло счита́вается первым. Такая организа́ция памяти особенно широко используется при решении сло́жных логических зада́ч, связа́нных с динамическим распределе́нием памяти, таких как супервизоры или трансляторы с алгоритмических языков, и получила широко́е развитие в связи с автоматиза́цией програ́мирования. Такая память позволяет отка́заться от указа́ния а́дреса в опера́ционных командах, выполняющих арифметические или логические опера́ции, и пере́йти на "безадресную" систе́му команд. Это осу́ществляется сле́дующим спосо́бом: если опера́ция использует в качестве опера́нда ч́исло, записанное в магази́не, то в такой команде а́дресная ча́сть (а́дрес КА или ПА) должна быть нулево́й; а в качестве индексного регистра дол́жен быть указа́н I5-й. Такой призна́к может проставля́ться в любой из опера́ционных команд, тре́бующих счита́вания опера́нда. Кроме этого, для некото́рых а́дресных опера́ций, например, "счита́вания" или "записи" приш́лось ввести специа́льные команды, связа́нные с преобразова́нием магази́на. Использо́вание для указа́ния магази́на специа́льного призна́ка $M = I5$ и $A = 0$ и использо́вание в качестве указа́теля магази́на I5 индексного регистра, выполне́нного в виде реверсивного счетчи́ка, наклады́вает некото́рые, весьма небольшо́е, ограни́чения на использо́вание этого регистра в качестве обы́чного индексного регистра.

№	ИИ.356-80	Сам.	27.06.80
изм. лист	И докум.	Подп.	Дата

ИИЗ.055.006 ТО

Лист

22

3.4. Производительность

СВС-I имеет высокую скорость обработки информации. Это обеспечивается применением интегральных схем с задержкой 2-3 нс. на одну логическую ступень, высокой степенью совмещения команд по методу поточной линии, параллельной организацией арифметического устройства, использованием быстродействующей регистровой памяти для кратковременного хранения промежуточных результатов, организацией мультипрограммной работы при решении нескольких задач на одном процессоре.

Тип обработки команд в УУ СВС-I + 2 такта.

Время выполнения основных арифметических операций в тактах:

короткие операции (логические)	- 2 ;
сложение с плавающей запятой	- 5 ;
умножение	- 10 ;
деление	- 23 .

Длительность такта 44 нс; частота синхронизации СВС-I - 22,7 МГц.

Средняя производительность СВС-I составляет от 2 до 3 млн одноадресных операций в секунду.

3.5. Каналы связи и виды обмена

Внешние связи СВС-I приведены на рис. 1. Во всех каналах связи используется синхронная передача информации.

3.5.1. Связь с оперативной памятью

Количество каналов связи - 8.

К каждому из каналов через модуль коммутатора подключается 4 модуля ОП по 16.384 (32.768) числа.

Количество связей в канале - 191.

№	ИВ/356-80	Сам	25.06.80
Лист	И докум.	Подп.	Дата

ИЗ.055.006 ТО

Лист

23

Состав связей в канале - число, адрес, код операции, управляющие сигналы.

Максимальный темп обмена - один раз в три такта.

3.5.2. Связь с центральными процессорами

Количество каналов связи - 10.

Количество связей в канале - 10.

Состав связей - сигналы программного и аварийного прерывания, признак режима (ЦР), принадлежность к аппаратно-устанавливаемой конфигурации.

3.5.3. Связь с процессорами ввода-вывода

Количество каналов связей - 4.

Количество связей в канале - 10.

Состав связей - сигналы программного и аварийного прерывания, признак режима (ЦР), принадлежность к аппаратно-устанавливаемой конфигурации.

3.5.4. Связь с инженерным пультом ЦИ

Количество связей - 1.

Состав связей - сигнал установки нуля.

3.5.5. Связь с модулем центрального синхронизатора

Количество связей - 6.

Состав связей - сигналы задающего генератора синхронизирующих импульсов.

3.5.6. Связь с пультом оператора системы

Количество связей - 4.

Состав связей - сигналы от органов централизованного управления вычислительным комплексом (разрешение перевода из центрального режима в местный и обратно, начальная установка).

3.5.7. Связь с пультом управления СЭС-1

Количество связей с панелью управления пульта - 430.

№	№/зг	Вид	Дата
Нов	№/356-80	См	24.08.80
изм. лист	И докум.	Подп.	Дата

ИИЗ.055.006 ТО

Лист
24

Состав связей:

низкочастотные потенциальные сигналы от органов управления пульта (обнуление процессора СВС-I, задание режимов работы, считывание с тумблерных регистров).

Количество связей с панелью индикации пульта - 489.

Состав связей:

низкочастотные потенциальные сигналы индикационного состояния СВС-I; цепи питания пульта от источника 5В.

3.6. Режимы управления

СВС-I может управляться:

- а) с местного пульта;
- б) с пульта управления СВС-I;
- в) с пульта оператора системы.

3.6.1. С помощью местного пульта (панель включения питания ИИ5.284.153) можно включать и отключать вторичное питание и дискретно изменять выходные напряжения источников питания.

3.6.2. С пульта управления СВС-I можно:

- а) переводить СВС-I в местный и центральный режим (получив предварительно с ПОС разрешение на переключение режима);
- б) устанавливать начальную конфигурацию СВС-I;
- в) обнулять СВС-I;
- г) загружать СВС-I числовой или командной информацией;
- д) запускать и останавливать СВС-I в заданном месте программы;
- е) пускать западающие программы и тесты.

Тумблерами ГЕНЕРАТОР и ЧАСТОТА осуществляется автоматический пуск заданной программы с предварительным обнулением, с управляемым периодом повторения для облегчения ремонта с помощью

Изм.	№	ИИ1.356-80	Сам	Соб
лист	№	докум.	Подп.	Дата

ИИ3.055.006 ТО

лист

25

осциллографа.

3.6.3. С пульта ПДС управление процессором осуществляется в центральном режиме (ЦР). С помощью его органов управления можно обнулять процессор. Пуск СВС-I после облудения в режиме ЦР выполняется по сигналам внешнего прерывания от других модулей системы при условии нахождения в общей конфигурации.

3.7. Аппаратный контроль

В СВС-I предусмотрен аппаратный контроль передач информации и контроль правильности выполнения программ.

3.7.1. Контроль передачи информации

Контроль передачи использует метод контроля по четности. В СВС-I контролируются все передачи информации из ОП в буферные регистры, а также передачи между буферными регистрами и АУ, между буферными регистрами слов и устройством управления. Анализ ошибок передач операндов производится в АУ, анализ ошибок передач команд - в УУ. При возникновении ошибок в передаче операндов или команд возникает прерывание. При возникновении ошибок в передаче от процессора в ОП во все процессоры системы посылаются сигналы аварийного прерывания от ОП, а на регистр сбояв в КМ помещается информация о характере сбоя и адрес ОП.

3.7.2. Контроль правильности выполнения программ

Средством контроля правильности выполнения программ является тег (управляющая часть слова). В качестве операндов, выполняемых в АУ операций, могут выступать только допустимые для данной операции виды значений. В качестве команд в СВС-I может выступать только командное слово "БЭСМ". При попытке выполнения как команды другого вида значения происходит прерывание.

Изм.	№	Сав.	25.06.82	
лист	и докум.	Подп.	Дата	

ИИЗ.055.006 ТО

Лист

26

3.8. Источники питания

Питание СВС-I осуществляется от трех стабилизированных источников питания П2-I ИМ2.087.250.

Параметры первичного питания:

напряжение $3 \sim 400 \text{ В}$, 220В;

потребляемая мощность 3-х источников питания 8 кВт;

номиналы вторичного питания:

постоянное напряжение минус 5,2В;

минус 2В.

Для цепей индикации и для питания спецэлементов в ячейках синхронизации (ЧСИР) используется два источника питания ВП-I ИМ2.087.009.

Параметры первичного питания:

напряжение 27 В;

потребляемая мощность 2-х источников 60 Вт.

Номиналы вторичного питания:

постоянное напряжение 5В.

Для управления питанием используется постоянное напряжение 27 В.

Вспомогательные питающие сети:

50 Гц, 220В - для подключения измерительной аппаратуры;

50 Гц, 36 В - для подключения паяльников, переносных светильников и различных электроинструментов.

3.9. Элементная база

Элементная база СВС-I - микросхемы (МС) серии I00, выполненные на основе транзисторной логики с эмиттерной связью, построенные на переключателях тока (схемы ЭСЛ).

№ в. 1/11 358-80	Сам. 21.06.81	ИМЗ.055.006 ТО	Лист
изм. лист	И докум.	Подп. Дата	27

Основные параметры интегральных схем:

типовая задержка $t_3 = 2$ нс;

типовая длительность фронта $t_{\text{фр}} = 2$ нс;

потребляемая мощность 25 мВт на вентиль или
100-800 мВт на микросхему в зависимости от типа МС;

номиналы питания МС $E_{\text{П1}}$ минус 5,2В,

$E_{\text{П2}}$ минус 2В;

электрические параметры логический ноль $U_{\text{лх}}^0 =$ минус 0,89В
(более положительный уровень логического сигнала)

логическая единица

$U_{\text{лх}}^1 =$ минус 1,69 В (более отрицательный уровень логического сигнала).

Изм.	Лист	И докум.	Подп.	Дата
№	№	№	№	№
1	1	1	1	1

ИЗ.055.006 ТО

Лист

28

4. СОСТАВ УСТРОЙСТВА

В СВС-1 ИМЗ.055.006 входят следующие основные устройства и комплекты:

Процессор СВС-1	ИМЗ.055.005
Пульт управления (ПУ)	ИМЗ.624.012
Устройство контроля охлаждения (УКО)	ИМЗ.556.001
Комплект контрольно-наладочной аппаратуры (КНА)	ИМЗ.078.005
Комплект запасных частей инструмента и принадлежностей (ЗИП)	ИМЗ.070.003
Комплект монтажных частей (МК)	ИМЗ.075.010
Комплект тары	ИМЗ.170.010

Количество компонентов, входящих в состав спецпроцессора СВС-1, изменяется в зависимости от состава МВК "Эльбрус-1"; одно УКО обслуживает до четырех процессоров СВС-1, количество комплектов КНА и ЗИП может быть меньше, чем устанавливаемых СВС-1 в комплексе, а комплектность МК полностью определяется составом МВК "Эльбрус-1".

4.1. Состав процессора СВС-1

Функционально процессор СВС-1 разбит на составные части: устройство управления (УУ);
буферное устройство связи (БУС);
арифметическое устройство (АУ).

УУ обеспечивает выполнение последовательности команд в соответствии с заданной программой и сигналами с пульта управления. Ячейки УУ расположены на панели УУ.

БУС обеспечивает работу и связь спецпроцессора с оперативной памятью системы, с другими ЦП и ПВВ; внутри спецпроцессора БУС обеспечивает УУ информацией, необходимой для прохождения

№в.	ИМЗ 356-80	Сам	25.08.80
изм. лист	И докум.	Подп.	Дата

ИМЗ.055.006 ТО

Лист

29

программы, обеспечивает загрузку АУ командами и операндами в соответствии с последовательностью команд, задаваемых УУ. БУС занимает панели БР, УС и часть панели УП.

АУ предназначено для выполнения арифметических и логических операций. АУ занимает панель АУ и часть панели УП.

Формульное описание функциональных частей процессора СВС-1 приведено соответственно в ИМЗ.055.005 Д6, ИМЗ.055.005 Д6.1, ИМЗ.055.005 Д6.2, структурные схемы - в ИМЗ.055.005 Э1, ИМЗ.055.005 Э1.1, ИМЗ.055.005 Э1.2, а техническое описание - в ИМЗ.055.006 ТО1, ИМЗ.055.006 ТО2, ИМЗ.055.006 ТО3.

Основной конструктивной единицей процессора является ячейка. В табл. 2 представлены данные о количестве и типах используемых ячеек по панелям.

Таблица 2

№	Наименование панели	Обозначение	Кол-во тип. ячеек	Общее кол-во ячеек
1	УП	ИМЗ.620.044	9	20
2	АУ	ИМЗ.620.045	18	37
3	БР	ИМЗ.620.046	15	38
4	УС	ИМЗ.620.047	6	40
5	УУ	ИМЗ.620.048	21	30
6	СИ	ИМЗ.620.049	3	30

Всего ячеек 72 типа 195 штук, из них 3 типа (ТР1, ЧСПР, ЧСПФ) - ячейки ручной раскладки, остальные 69 типов имеют машинную документацию, оформленную с помощью вводных и выводных устройств системы автоматического проектирования (САП).

№	ИМЗ.356-80	Сам	25.08.80
изм. лист	И докум.	Подп.	Дата

ИМЗ.055.006 ТО

Лист

30

Размещение ячеек по панелям, их функциональное назначение, связи между ячейками и с разъемами внешних связей приводятся в схеме электрической принципиальной на шкафу ИИЗ.050.004 ЭЗ.

4.2. Состав УКО

Состав и устройство УКО приведено в техническом описании ИИЗ.556.001 ТО.

										лист
ИЗМ.	лист	ИИЗ.556-80	Подп.	Дата	ИИЗ.055.006 ТО					31
06-5a										Формат 11

5. УСТРОЙСТВО И ПРИНЦИП РАБОТЫ

5.1. Принцип работы спецпроцессора СВС-I .

Основными принципами построения спецпроцессора СВС-I являются:

а) асинхронный принцип работы, допускающий одновременно выполнять несколько команд на различных уровнях. Этот принцип позволяет последовательно и максимально заполнять отдельные узлы СВС-I командной и числовой информацией по методу поточной линии;

б) принцип максимального совмещения работы всех устройств. Этот принцип реализуется путем совмещения работы блоков БУС с работой АУ и работой устройств управления. УУ обеспечивает выполнение всех предварительных условий (выборка команд, модификация адреса, выборка чисел и т.п.), необходимых непосредственно для выполнения операций в АУ;

в) обеспечение одновременного решения нескольких задач путем организации мультипрограммной работы, требующей автоматического преобразования адресов, записанных математиком в физические адреса памяти, защиты участков памяти, занятой какой-либо задачей, от возможности ошибочного обращения к ним при решении других задач. Для осуществления автоматического переключения с одной задачи на другую предусматривается система прерываний, которая используется и для программного управления внешним обменом;

г) возможность работы с оперативной памятью, организованной по принципу "магазина". Такая "магазинная" организация памяти получила широкое развитие в связи с автоматизацией программирования.

№	№/358-00	Сам	20/88
изм. лист	И докум.	Подп.	Дата

ИИЗ.055.006 ТО

Лист

32

На схеме рис.4 представлены основные узлы и логические блоки СВС-1.

С целью повышения производительности и для реализации асинхронного принципа работы в СВС-1 введена быстродействующая память для кратковременного хранения промежуточных результатов.

Буферная регистровая память выполнена на стандартных микросхемах серии 100. Логически она разбита на три группы:

буфер командных слов (БРС) – восемь 48 разрядных регистров;

буфер чисел (БРЧ) – восемь 64 разрядных регистров;

буфер записи результата (БРЗ) – восемь 72 разрядных регистров.

Быстрые регистры СВС-1 не имеют постоянно закрепленных адресов, входящих в общую адресную сетку оперативной памяти. Адресная часть буферов БРС имеет восемь 15 разрядных регистров (БАС), адресная часть БРЗ имеет восемь 15 разрядных регистров (БАЗ). Буферные регистры для чисел (БРЧ) адресной части не имеют.

Полноразрядные адресные регистры в буферной памяти предназначены для хранения любого адреса оперативной памяти. Схема управления адресной частью буферной памяти имеет возможность сравнивать каждый новый адрес с ранее накопленным и исключать лишние обращения в ОП в случае совпадения.

Эффективное использование БРС и БРЗ реализуется специальной схемой "старшинства", которая автоматически сохраняет в этих буферных регистрах команды и числа, наиболее часто встречающиеся в вычислениях.

Рассмотрим логику этой схемы на примере работы БРЗ. Результаты, полученные на АУ, должны быть отправлены в ОП по соответствующим адресам. Однако они вначале помещаются в БРЗ, а их адреса – в адресную часть БРЗ. – в БАЗ. По мере заполнения буфера

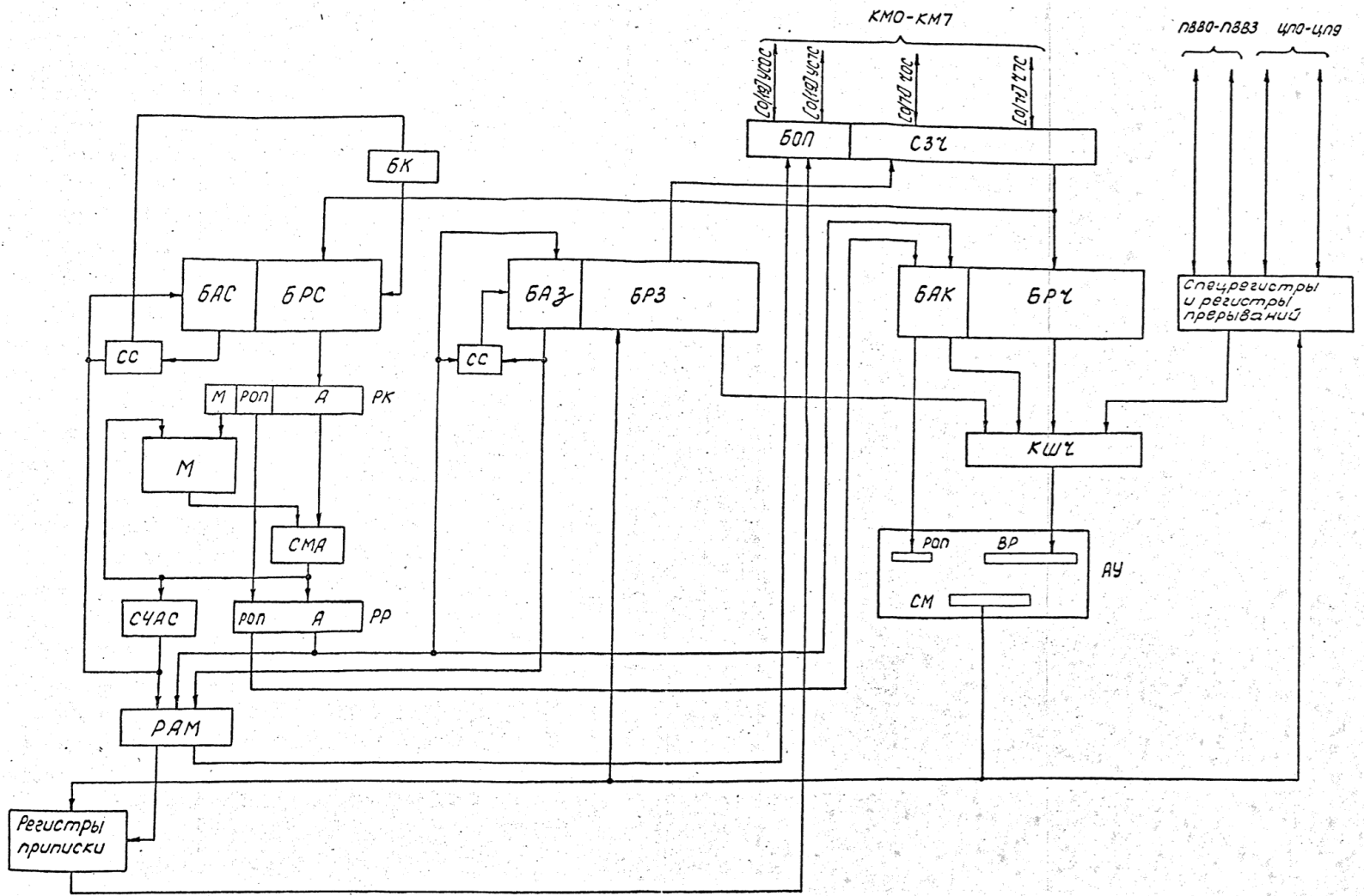


Рис. 4 Схема информационных связей спецпроцессора СВС-1

Иов.	ИВ1 356-80	Кавс	30.06.80
Изм/лист	№ докум.	Подп.	Дата

ИВ13. 055. 006 Т0

БРЗ два самых "старших" результата будут автоматически переписываться в ОП по адресам, находящимся в БАЗ.

Каждый следующий несовпадающий адрес записи и соответствующий ему результат будет поступать на место переписанного результата. В случае, если к какому-либо из результатов было обращение по записи или считыванию до его отсылки в ОП, то он становится самым "младшим" и таким образом он будет отослан в ОП последним. В соответствии с таблицей "старшинства" при этом выполняется очередность и других результатов. Если происходит многократное обращение к одним и тем же адресам, находящимся в адресных регистрах, то каждый раз происходит изменение их "старшинства" и соответствующие результаты будут оставаться в буферной памяти.

Аналогичным образом организована работа буфера командных слов (БРС). Наиболее часто повторяющиеся команды оседают в БРС. Это позволяет быстро выполнять короткие программные циклы без обращения к ОП.

Такая организация буферной памяти не требует внимания математика при составлении программ. Очистка быстрых регистров при переходе с решения одной задачи на другую производится супервизором.

Рассмотрим по схеме рис. 4 поступление командной, числовой и адресной информации.

Схема записи и чтения (СЗЧ), находящаяся в БУС, служит для приема и выдачи непосредственно числовых и командных слов из оперативной памяти.

Слова, содержащие по две 24-разрядных команды, поступают из памяти через блок СЗЧ в быстрые регистры БРС. Адреса выбранных слов на БРС запоминаются в регистрах БАС. Существует полное взаимодозначное соответствие регистров БРС и регистров БАС.

Для организации выборки командных слов из памяти служит счетчик адресных слов (СЧАС), Счетчик работает в режиме счета, увеличивая свое содержание на "1" с каждым приемом в буфер команд (БК). Кроме того, СЧАС работает в режиме параллельного приема адреса перехода в случае выполнения команд перехода.

Схема сравнения (СС) адресов на СЧАС и БАС определяет, находится ли требуемый адрес команды в БАС и, в случае нахождения, посылает номер совпавшего БАС в буфер команд БК для подключения соответствующего регистра БРС к РК, минуя обращения к ОП.

Если в БАС требуемого адреса не оказывается, командное слово выбирается из ОП, а в БК посылается номер БРС, в который должно попасть командное слово из ОП.

Для того, чтобы заранее начать выполнение подготовительных операций, организован предварительный просмотр программы на несколько команд вперед. Благодаря буферу команд БК производится выборка до трех слов вперед по отношению к слову, команда из которого выполняется на РК. БК запоминает и выдает код номера очередного регистра БРС, который должен подключаться к РК. После поступления команды на РК по содержанию разрядов регистра операции (РОП) происходит дешифрация кода операции, выработка признаков операции и начинается предварительная обработка "арифметических" команд и выполнение команд "управления".

Большинство команд "управления" полностью выполняется в УУ. К таким командам относятся команды изменения и пересылки модификаторов и ряд команд условных и безусловных переходов. Но есть команды "управления", выполнение которых зависит от результата, полученного на АУ. К таким командам можно отнести условные переходы по признаку АУ. В этом случае дальнейшее предварительное накопление команд в БРС и их анализ приостанавливается и возоб-

Нов.	№1 356-80	Сам	25.06.89
изм. лист	И докум.	Подп.	Дата

ИЗ.055.006 ТО

Лист
36

новляется лишь после получения сигнала из АУ о проверке условия.

Предварительная обработка "арифметических" команд заключается в модификации адресов команды, определением необходимости обращения к буферной или оперативной памяти и, наконец, в преобразовании команд для выдачи их в буфер арифметических команд (БАК). Модификация адресов производится путем сложения адреса команды (А) с содержимым модификатора (М), номер которого содержится в команде. Сложение осуществляется на сумматоре адреса (СМА).

Полученный исполнительный адрес передается на регистр результата (РР), затем сравнивается с адресами, находящимися в БАЗ. В случае совпадения адресов, номер совпавшего БРЗ вместе с кодом операции передается в буфер арифметических команд (БАК). В случае отсутствия совпадения в БАК передается только код операции, а адрес с РР передается на регистр адреса математического (РАМ).

При операциях, не связанных с обращением в память (сдвиг по адресу и т.п.), в БАК передается код операции и 7 младших разрядов адреса.

Регистр адреса математического может принимать адреса с СЧАС, РР и БАЗ для организации соответственно выборки команд, выборки операндов и записи операндов.

Адрес с РАМ проходит "механизм приписки" (производится замена номеров математических страниц на физические страницы) и выдается в блок обращения к памяти (БОП). В БОП осуществляется перекодировка адреса для выдачи его в виде разрядов управляющего слова в выбранный коммутатор ОП.

Операнды из памяти через блок СЧЗ поступают на буферные регистры БРЧ, соответствующие той линейке БАК, на которой находится код данной операции.

Нов	ИИ 356-80	Сам	21.06.80
изм. лист	и докум.	Подп.	Дата

ИИЗ.055.006 ТО

37

Формат 11

Выдача из БАК осуществляется, когда для данной команды готов операнд и когда в АУ завершена предыдущая команда.

На кодовые шины числа (КШЧ), а затем в арифметическое устройство (АУ) могут приниматься операнды из:

- а) регистров БРЧ – число из памяти;
- б) регистров БРЗ – при совпадении адреса на РР с одним из адресов, накопленных в БАЗ;
- в) линеек БАК – при задании операнда непосредственно в команде;
- г) спецрегистров.

На входной регистр (ВР) арифметического устройства выбирается операнд с КШЧ и одновременно с ним из БАК принимается на РОП код операции; другим операндом является содержимое сумматора (СМ). Затем происходит выполнение операции и результат принимается на сумматор.

При операции "запись" результат с сумматора переписывается в буферный регистр БРЗ. При выполнении операции "запись в регистр" результат с сумматора АУ может приниматься на регистры приписки, спецрегистры и регистры прерываний.

Для обеспечения понимания работы спецпроцессора СЭС-1 в целом, схема рис. 4 показана без разбиения на устройства УУ, БУС, АУ.

При дальнейшем изучении спецпроцессора следует учитывать, что блоки и узлы БК, БАС, БАЗ, СС, РК, М, СМА, СЧАС, РР, РАМ находятся в устройстве управления УУ, а блоки и узлы ВОП, СЗЧ, БРС, БРЧ, КШЧ, регистры приписки, спецрегистры и регистры прерываний находятся в БУС.

Нов.	№1356-80	Сам.	21.06.80
изм. лист	и докум.	Подп.	Дата

ИИЗ.055.006 ТО

Лист
38

5.2. Система элементов

Микросхемы серии 100 выполнены методом интегральной электроники в виде полупроводниковых кристаллов и оформлены в 16-ти выводном плоском корпусе с планарным расположением выводов. Малая высота корпусов позволяет располагать МС с обеих сторон плат МШП-I. Планарное расположение выводов удобно при наладке и замене МС и практически исключает возможность повреждения МШП-I при многократной замене МС.

В состав МС серии 100, применяемых в СВС-I, входят следующие типы схем:

а) универсальные логические элементы

- 100ЛМ101 - четыре логических элемента И/И-НЕ
на 2-2-2-2 входа со стробированием;
- 100ЛМ102 - четыре логических элемента И-НЕ
на 2-2-2-2 входа;
- 100ЛМ105 - три логических элемента И/И-НЕ
на 2-3-2 входа;
- 100ЛМ106 - три логических элемента И-НЕ
на 4-3-3 входа;
- 100ЛМ109 - два логических элемента И/И-НЕ
на 4-5 входов;
- 100ЛШ107 - три логических элемента
исключительное ИЛИ/исключительное ИЛИ-НЕ
на 2-2-2 входа;

б) логические элементы размножения

- 100ЛШ110 - два логических элемента И
на 3-3 входа и 3-3 выхода;
- 100ЛБ111 - два логических элемента И-НЕ
на 3-3 входа и 3-3 выхода;

в) приемники в линии

100ЛП115 - четыре дифференциальных приемника с линией
с однофазным выходом;

100ЛП116, 100ЛП216 - три дифференциальных приемника с
линии с парафазным выходом;

г) логические элементы средней функциональности

100ЛК117 - два логических элемента
(2-3)И-2ИЛИ/(2-3)И-2ИЛИ-НЕ;

100ЛС118 - два логических элемента
(3-3)И-2ИЛИ;

100ЛС119 - логический элемент
(4-3-3-3)И-4ИЛИ;

100ЛК121 - логический элемент
(3-3-3-3)И-4ИЛИ/(3-3-3-3)И-4ИЛИ-НЕ;

д) сложнофункциональные логические элементы

100ИВ160 - 12 разрядная схема контроля четности;

100ИД161 - трехразрядный дешифратор со стробированием
с выборкой одного из 8 выходов низким уровнем;

100ИД162 - трехразрядный дешифратор со стробированием
с выборкой одного из 8 выходов высоким уровнем;

100ИД164 - мультиплексор со стробированием на 8 каналов;

100ИП179 - четырехразрядная схема просмотра переноса;

100ИП180 - два полных одноразрядных сумматора-вычитателя;

100ИВ165 - восьмивходовая кодирующая схема;

е) логические элементы - триггеры

100ТМ131 - два "Д"-триггера типа М ";

100ТМ134 - два "Д"-триггера" с входным мультиплексором
на 2 канала;

									лист
изм.	Нов	ИВ 356-80	Сам	28.07.80					40
лист	ИВ	докум.	Подп.	Дата					

ИВЗ.055.006 ТО

Формат 11

а) регистры, счетчики

100ИР141 - четырехразрядный универсальный регистр;

100ИЗ136 - четырехразрядный двоичный счетчик;

и) логические элементы для согласования уровней

100ШУ125 - четыре схемы согласования уровней ЭСД-ТТЛ.

В качестве нагрузочных согласующих резисторов используются резисторные блоки типа Б19-3-1, Б19-3-6, которые выполнены в плоских керамических корпусах с планарными выводами и имеют габаритно-присоединительные размеры аналогичные МС.

В резисторном блоке Б19-3-1, применяемом в СВС-1, размещается 8 сопротивлений с номиналом резисторов 51 и 100 Ом (в любой комбинации из восьми), 33, 68, 200, 240 Ом, 2 кОм; в блоке Б19-3-6 размещены три пары делителей из резисторов 82 и 130 Ом.

В СВС-1 используются несколько типов согласования линий связей:

а) параллельное согласование. В конце линии связи включается резистор 51 Ом или 100 Ом (в зависимости от длины трассировки) на номинал напряжения минус 2В;

б) последовательное согласование. К микросхеме - источнику сигнала подключается резистор 240 Ом на номинал напряжения минус 5,2В, а между микросхемой и линией связи включается резистор 33 Ома. Последовательное согласование используется в цепях связи с модулями МВК "Эльбрус-1", при этом для обеспечения логического нуля в случае отключения межмодульных разъемов у микросхемы - приемника подключается резистор 2 кОм на шину "земля";

в) двухстороннее согласование. К обоим концам линии связи подключаются делители из резисторов 68 Ом на номинал напряжения минус 2В и резистор 200 Ом на шину "земля". Двухстороннее согла-

Изд.	№1356-80	Сам	Год
изм. лист	и докум.	Подп.	Дата

ИЗ.055.006 ТО

лист

41

создание используется для связей с КМ, где по одним и тем же каналам связи происходит прием и выдача информации;

г) линии связи, подводящие сигналы синхроимпульсов согласовываются путем включения делителя из резисторов 130 Ом на номинал напряжения минус 5,2В и 82 Ом на линию "земля".

Типы и обозначение микросхем, принятые в принципиальной схеме на ячейку даны во всех частях формульного описания на процессор СВС-1 ИМЗ.055.005 Д6, ИМЗ.055.005 Д6.1, ИМЗ.055.005 Д6.2, а правила чтения схем описаны в приложении 2 технического описания МВК "Эльбрус-1" принципы построения комплексов БМО.170.002 ТО.

5.3. Система синхронизации

5.3.1. На рис. 5 приведена функциональная схема системы синхронизации СВС-1.

Для формирования тактирующих сигналов $S_{+СИ1}$, $S_{+СИ2}$, $S_{+ЧЭСИ}$ на входы ячеек ЧСПР (размножения), расположенных на панели СИ шкафа логического, через разъем на Ш14 щитка внешних связей кабелем калиброванной длины от стойки ЦС подаются сигналы, представленные в табл. 3

Таблица 3

Сигнал	Разъем шкафа	Разъем ячейки ЧСПР	Назначение
СЦИБ	НА.Ш14.А3	6.А09.Ш2.Б10	$f = 22,5$ МГц
СЦИВ1	НА.Ш14.А2	6.А07.Ш3.Б6	$f = 45,45$ МГц с стабильным передним фронтом
СЦИВ2	НА.Ш14.Б2	6.А07.Ш2.Б10	$f = 45,45$ с стабильным задним фронтом
СЦИА	НА.Ш14.Б4	6.Б19.Ш2.Б10	$f = 4$ МГц
СЦИГ1	НА.Ш14.Б3	6.Б19.Ш3.Б6	$f = 8$ МГц
СЦИГ2	НА.Ш14.А4	-	$f = 8$ МГц для синхронизации осциллографа

1464/80 СЭ.025 23.06.80

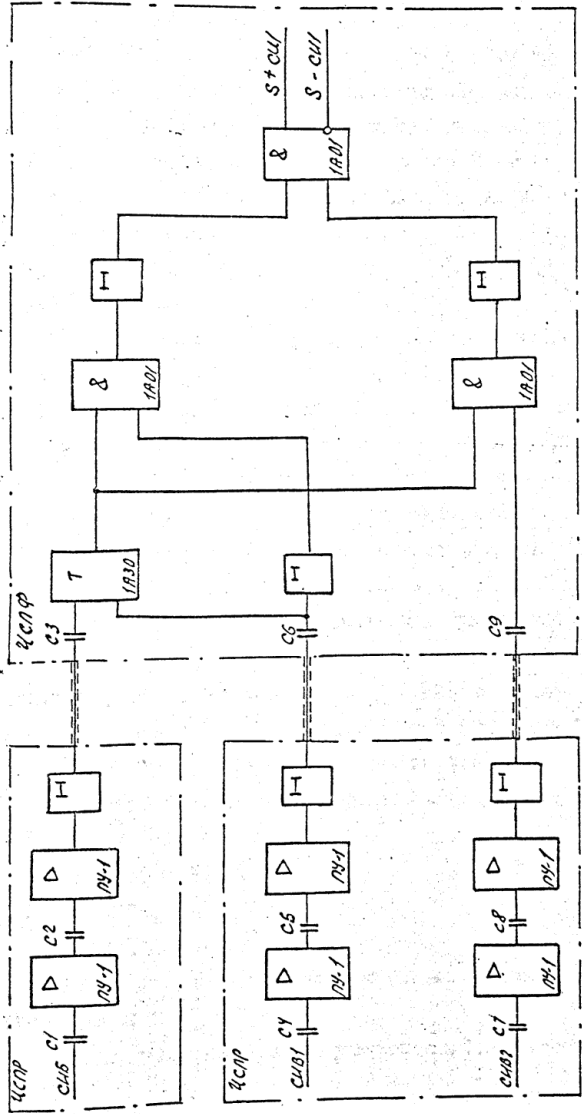


Рис. 5 Схема формирования синхросигналов S+CU1 и S-CU2

Изм.	Лист	№ докум.	Подп.	Дата
	НсЗ	ИИЗ 356-80	Самы	20.06.80

ИИЗ.055.006 Т0

Лист
43

Сигналы синхросимпульсов $S_{\pm СИ1}$, $S_{\pm СИ2}$ формируются в 10 ячейках ЧСПФ (формирования) из размноженных сигналов $S_{СИБ}$, $S_{СИБ1}$, $S_{СИБ2}$, поступающих на три входа каждой ячейки ЧСПФ кабелем РК-50-0,6-23 калиброванной длины не менее 27 см (1,85 нс) для $S_{\pm СИ1}$ и 2,44 см (12,2 нс) для $S_{\pm СИ2}$. Синхросимпульсы $S_{\pm СИ2}$ задержаны на 11 нс по отношению к $S_{\pm СИ1}$. Эта задержка осуществляется с помощью удлинения на 2 м кабеля связи между выходами ячеек ЧСПР и входом ячейки ЧСПФ.

Временная диаграмма формирования $S_{\pm СИ1}$ и $S_{\pm СИ2}$ представлена на рис. 6

В СВС-1 для обращения в ОП МВК "Эльбрус-1" используются синхросимпульсы $S_{\pm ЧЕСИ}$, получаемые из сигналов $S_{СИА}$ и $S_{СИГ}$ по аналогичной схеме формирования $S_{\pm СИ1}$. (рис. 7 и рис. 8)

Каждый шестой сигнал $S_{\pm СИ1}$ совпадает с сигналом $S_{\pm ЧЕСИ}$.

С выходов ячеек ЧСПФ сигналы синхросимпульсов $S_{\pm СИ1}$, $S_{\pm СИ2}$ кабелем калиброванной длины не менее 2,2 м (12 нс) поступают на входы логических ячеек. В логических ячейках кабелем одинаковой длины (22 см \pm 0,5 см) сигналы синхронизации поступают на входы дифференциального приемника 100ЛП216 с согласованием в конце линии связи при помощи резисторной сборки Б19-3-6.

5.3.2. Описание ячейки размножения ЧСПР

Ячейка ЧСПР ИИЗ.055.003 предназначена для размножения сигналов:

- а) $S_{СИБ1}$ и $S_{СИБ2}$;
- б) $S_{СИБ}$;
- в) $S_{СИА}$ и $S_{СИГ}$.

Ячейка выполнена на основе гибридных микросборок С1.151.ПУ-1 (ИТЗ.430.028 ТУ).

Ячейка имеет коэффициент размножения 1:32 и состоит из двух

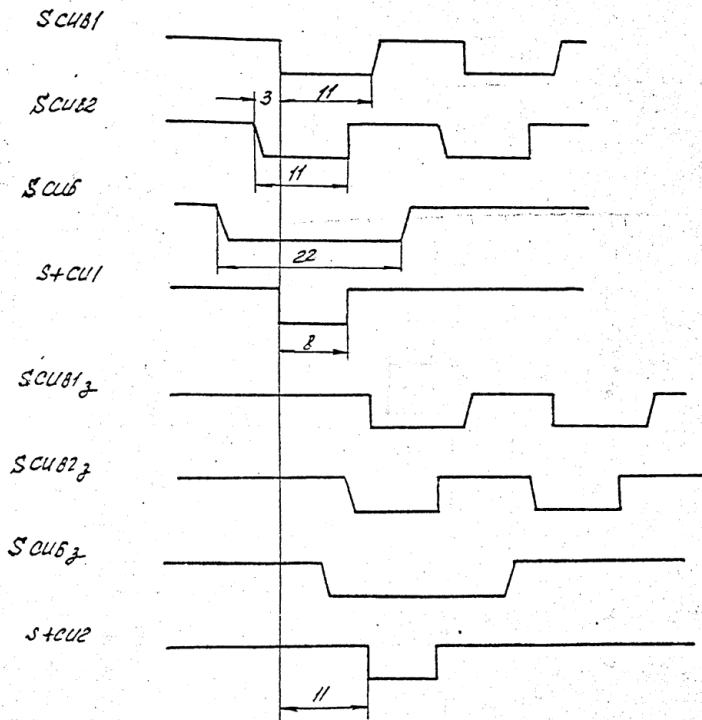
Изм. лист	№ докум.	Подп.	Дата
	ИИЗ.358-80	Сав	25.04.80

ИИЗ.055.006 ТО

лист

44

Формат 11



Длительность сигналов в нс
 Сигналы SCUB1z, SCUB2z, и SCUBz задержаны на
 11 нс по отношению к сигналам SCUB1, SCUB2 и SCUB

Рис. 6. Временная диаграмма формирования синусосерий

1464/80 Ввсв > 25.06.80

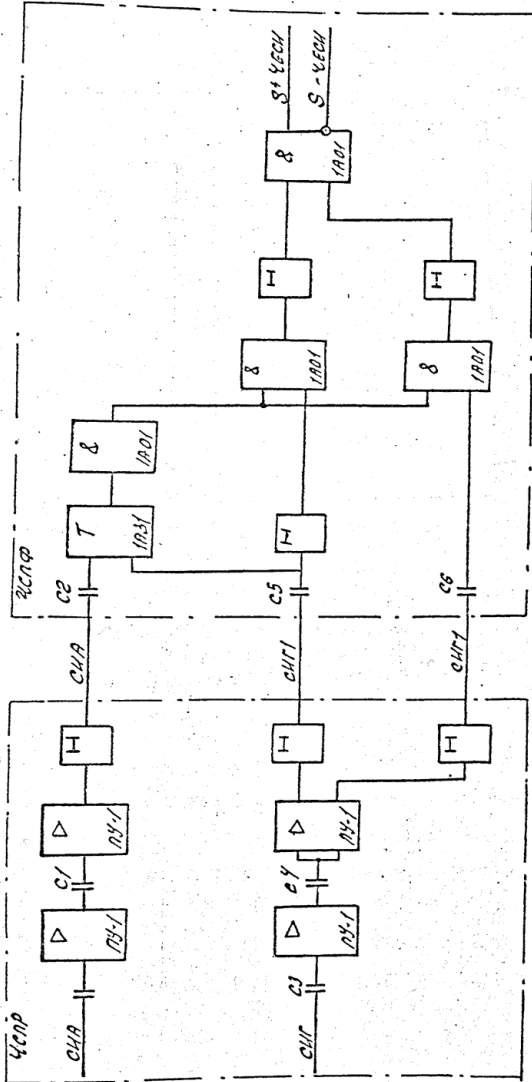


Рис. 7 Схема формирования S⁺ЧЕСН

Изм.	Лист	№ докум.	Подл.	Дата
	Нов.	146358-80	Ввсв	25.06.80

ИВЗ. 055.006 ТО

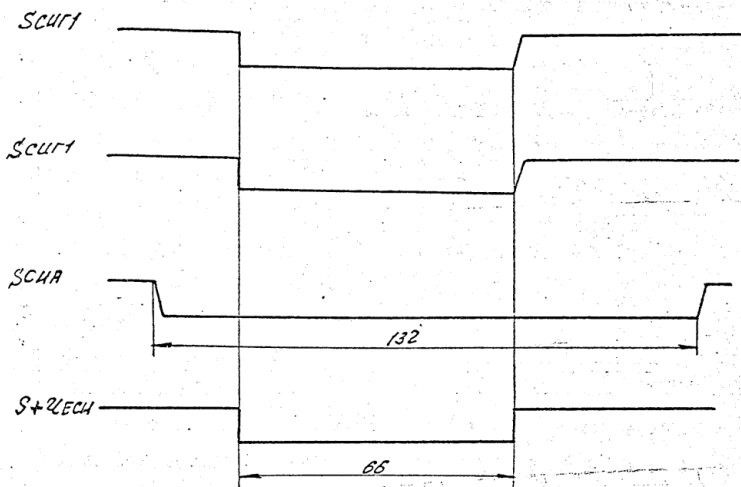


Рис. 8 Временная диаграмма формирования синхросери 5 Σ ЧЕСИ
Длительность сигналов в нс.

Изм.	Лист	№ докум.	Подп.	Дата
	Нов.	ИВ1.356-80	Сам	25.06.80

ИВ3.055.006 ТО

Лист

47

одинаковых схем размножения (см. ИИЗ.055.003 ЭЗ). Каждая схема размножения имеет свой вход и 32 выхода; 16 выходов имеют полярность, совпадающую с входным сигналом; 16 выходов имеют полярность, противоположную входному сигналу.

Входной сигнал с разъема Ш2/Б10 (ШЗ/Б6) через емкость С1(С6) поступает на вход микросборки У1 (У10). Далее с прямых и инверсных выходов микросборки У1 (У10) соответственно через емкости С2, С3, С4, С5 (С7, С8, С9, С10) сигналы подаются на микросборки следующей ступени размножения У2, У3, У4, У5, У6, У7, У8, У9 (У11, У12, У13, У14, У15, У16, У17, У18).

Выходы второй ступени размножения через линии задержки соответственно Лз1 - Лз32 (Лз33 - Лз64) подаются на выходной разъем ячейки Ш1.

Линии задержки Лз1 - Лз64 служат для регулировки задержек ячейки. Каждая линия задержки состоит из четырех полосковых линий длиной соответственно 10 см, 5 см, 2,5 см, 1,25 см, выполненных печатным способом с волновым сопротивлением $R = 50 \text{ Ом}$ и расположенных на логических слоях МППХ. Путем коммутации этих линий в различных вариантах осуществляется настройка задержек ячейки по фронтам входного сигнала.

Регулировка ячейки осуществляется на стенде БМ2.760.192 согласно инструкции по регулировке ИИО.073.036 Д2.

Точность регулировки не хуже $\pm 0,15 \text{ нс}$.

Все линии связи имеют определенное волновое сопротивление 50 Ом и параллельно согласованы. Резисторы R1 - R10 служат для согласования линий связи и задания уровня входного сигнала.

Питание ячейки осуществляется напряжениями 5В $\pm 5\%$ и минус 5,2В $\pm 5\%$.

№	Нов	ИИЗ.055-80	Сам	25.06.80
изм.	лист	и докум.	подп.	дата

ИИЗ.055.006 ТО

лист
48

5.3.3. Описание ячейки формирования ЧСПФ

Ячейка ЧСПФ ИМЗ.055.004 предназначена для формирования сигналов синхронизации $S_{\pm СИ1}$, $S_{\pm СИ2}$. Ячейка выполнена на интегральных схемах серии 100.

На вход ячейки подаются размноженные сигналы:

- $S_{СИБ}$, вход 1 Ш.А27 $T = 44$ нс ;
- $S_{СИБ1}$, вход 2 Ш.А25 $T = 22$ нс ;
- $S_{СИБ2}$; вход 3 Ш.А19 $T = 22$ нс .

Сигналы $S_{СИБ1}$ и $S_{СИБ2}$ через емкости соответственно С2 и С3 и линии задержки Лз1 и Лз2 подаются на первую ступень размножения, состоящую соответственно из микросхем У3, У5 и У4, У6.

Входной сигнал $S_{СИБ}$ через емкость С1 подается на вход триггера У1, который синхронизируется сигналом $S_{СИБ1}$. Сигналы с выхода триггера У1 поступают на схему размножения данного сигнала У2, с прямых выходов схемы У2 сигналы подаются на микросхемы У3-У6. Все входные сигналы имеют скважность 2. После первой ступени размножения сигналы имеют скважность 4, т.к. сигнал $S_{СИБ}$ запрещает прохождение каждого второго импульса.

С первой ступени размножения, через линии задержки Лз1 - Лз6, Лз11 - Лз14 сигналы $S_{СИБ1}$ подаются на вторую ступень размножения, состоящую из У17 - У24. Сигналы $S_{СИБ2}$ подаются на вторую ступень размножения У17 - У24 через линии задержек Лз7 - Лз10 и Лз15 - Лз18.

На вход ячейки сигналы подаются в одинаковой фазе. Линия задержки Лз1 смещает сигнал $S_{СИБ1}$ относительно сигнала $S_{СИБ2}$ на 3 нс. На вход второй ступени размножения эти сигналы поступают смещенные друг относительно друга на 3 нс. Поэтому на выходе второй ступени размножения фронты сигналов образуются от разных импульсов. Передний фронт образуется от сигнала $S_{СИБ1}$,

Нов	ИМЗ.055.004	Виз	25.01.80
изм. лист	И докум.	Подп.	Дата

ИМЗ.055.006 ТО

Лист

49

Формат И1

а задний от сигнала SCIB2. Благодаря смещению импульсов друг относительно друга, получаем на выходе сигнал длительностью 8 нс (см.рис. 6). Изменяя задержку Лз3 - Лз6 и ЛзII - ЛзI4, изменяем задержку передних фронтов выходных импульсов. Изменяя задержки Лз7 - ЛзI0 и ЛзI5 - ЛзI8, изменяем задержки задних фронтов импульсов выходного сигнала. Подбором задержек ЛзI - ЛзI8 регулируется задержка всей ячейки с точностью $\pm 0,2$ нс. Линии задержки ЛзI - ЛзI8 выполнены печатным монтажом, как и в ячейке ЧОПР. Условные обозначения и длины полосковых отрезков связей даны на втором листе схемы электрической принципиальной. Все линии связи ячейки имеют волновое сопротивление $R = 50$ Ом.

Регулировка ячейки осуществляется на стенде БМ2.760.192 согласно инструкции по регулировке ИЮ.073.036 Д2.

Резисторы R2, R5, R1; R4 и R3, R6 служат для согласования линий связи и задания уровня входного сигнала. Питание ячейки осуществляется напряжением минус 5,2 В и минус 2 В.

5.4. Конструкция процессора СВС-I

Процессор СВС-I конструктивно состоит из двух шкафов:

шкаф (логический) ИМЗ.050.004;

шкаф питания ИМ2.087.0II.

5.4.1. Шкаф логический

Шкаф логический размером 1070x425x2020 расположен над технологическим полом, предназначен для размещения логического оборудования и непосредственно связанных с ним узлов системы охлаждения.

Особенностью конструкции шкафа является наличие двух монтажных плоскостей, в которых производится коммутация электронного оборудования ячеек и организация внешних связей. Одна монтажная

Нов.	ИМЗ.356-80	Ссыл.	20.08.80
изм. лист	И докум.	Подп.	Дата

ИМЗ.055.006 ТО

Лист
50

Формат И1

плоскость рис. 9 образуется с помощью шести панелей: по две панели в горизонтальном ряду и по три - в вертикальных рядах. Другая монтажная плоскость рис. 10 образуется с помощью кабельных жгутов, имеющих регулярные отводы, которые заканчиваются 30-контактными соединителями. Кабельные жгуты помещаются в специальных кабельных каналах, образуя так называемый передний кабелегон, который крепится к каркасу со стороны установки ячеек. Кабелегон состоит из семи горизонтальных (Г1 - Г7) каналов и трех вертикальных (В1 - В3) каналов, позволяющих произвести равномерное распределение жгутов по плоскости.

В шкафу устанавливается шесть панелей с логическими ячейками, узлы и элементы системы охлаждения, кабелегоны, 12 блоков конденсаторов, комплекты шин питания, панель управления питанием, панель включения питания и щиток внешних связей.

Панель с логическими ячейками предназначена для механического и электронного объединения до 40 типовых ячеек. На панели ячейки располагаются в два ряда по 20 ячеек в каждом ряду (А01 - А20, В01 - В20) с шагом 16,25 мм.

Конструктивно панель выполнена в виде отдельного съемного узла, на которую устанавливается крупногабаритная печатная плата (МПП-2) размером 375x440 мм с ответными 90-контактными соединителями ячеек. По трем наружным сторонам панели располагаются 10 высокочастотных накладных соединителей, при этом четвертая сторона панели используется для подвода питания. С этой стороны расположены четыре группы гибких отводов, предназначенных для подключения панели к шинам питания шкафа, а также к блокам конденсаторов. Применение разъемного принципа подключения панели, который используется как для логических цепей, так и для цепей питания позволяет обеспечить высокую технологичность монтажа, а так-

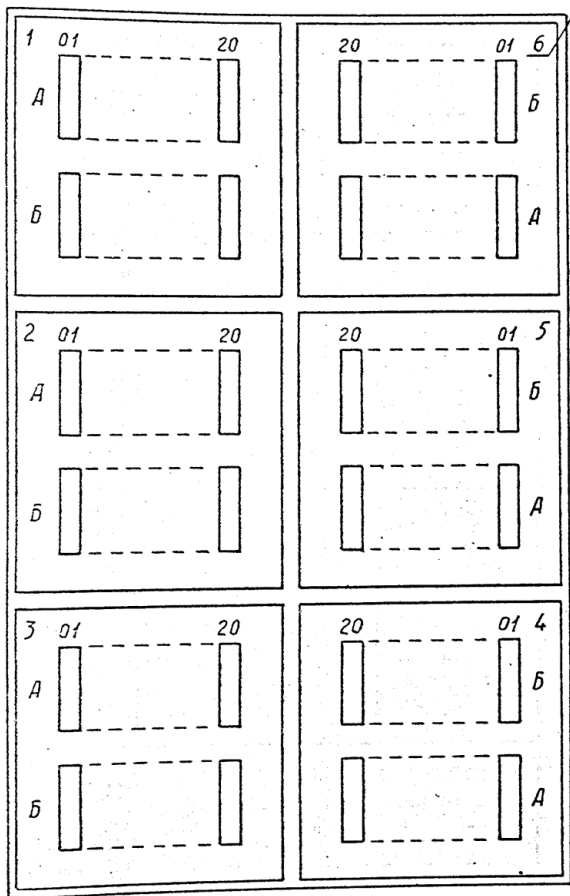


Рис. 9 Расположение элементов и их маркировка в шкафу со стороны панелей

№	ИВ.356-80	Выс	СГ.66/80
Лист	И докум.	Подп.	Дата

ИВ.3.055.006 ТО

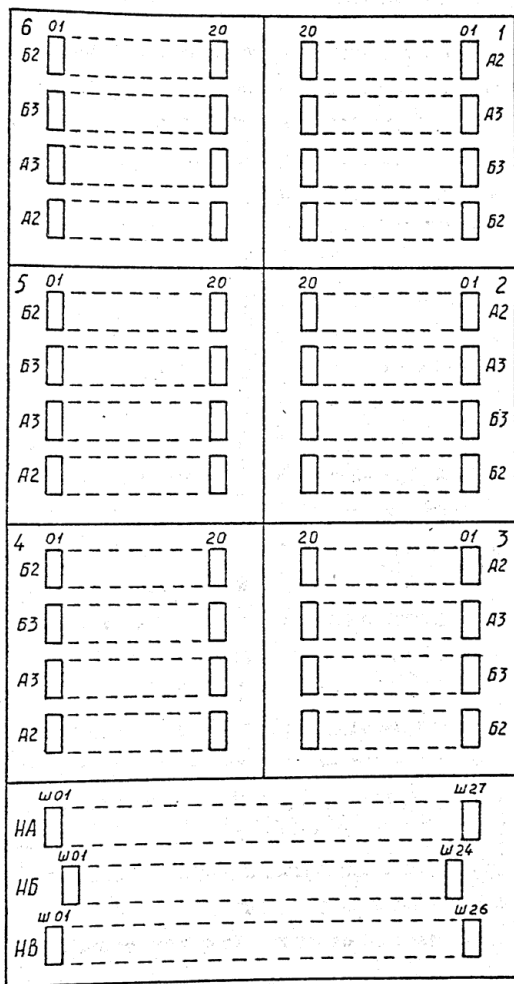


рис. 10 Расположение элементов и их маркировка в шкафу со стороны установки ячеек

Изм.	лист	№ докум.	Подп.	Дата
		Нов. №1356-80	Вам	25.08.80

ИЫЗ. 055.006 Т0

Лист
53

же повышает ремонтпригодность.

Ячейка логическая включает в себя интегральные схемы, расположенные на многослойной печатной плате (МПП-1), систему межсоединений, а также узлы и детали системы охлаждения.

На МПП-1 рис. 11 и рис. 12 размером 170 x 200 мм можно установить до 100 микросхем и сборок резисторов, по 50 штук с каждой стороны в десять вертикальных рядов (А,Б,В,Г,Д,Е,Ж,И,К,Л) и пять горизонтальных рядов (1,3,5,7,9) — со стороны печатного слоя "1" и 2,4,6,8,0 — со стороны печатного слоя "10". В ячейку установлены розетки высокочастотных разъемных соединителей, из которых основной соединитель (Ш1), имеющий 90 сигнальных контактов (А01 — А45, В01 — В45), предназначен для организации связей между ячейками по МПП-2 панели. Два других соединителя (Ш2, Ш3), каждый из которых имеет 30 сигнальных контактов (А01 — А15, В01 — В15) аналогичной конструкции, расположены на стороне, противоположной основному соединителю и служат для организации связей между ячейками с помощью кабельных жгутов. (А2, А3, Б2, Б3 см. рис. 10)

В качестве базового способа изготовления многослойных печатных плат МПП-1 и МПП-2 принят метод металлизации сквозных отверстий, при этом конструкция МПП предусматривает наличие внутренних металлизированных переходов между парными слоями, прилегающими друг к другу. Такая конструкция плат позволяет реализовать изолированные пересечения проводников без выполнения сквозных отверстий, пронизывающих все слои МПП.

Для реализации внешних связей в нижней части шкафа имеется щиток, предназначенный для размещения коммутационных колодок, в каждой из которых может быть установлено до 52 коаксиальных соединителей типа СР-50-664, СР-50-665, СР-50-669, СР-50-670. Присоединение кабеля типа РК-50-0,6-23 и РК-50-1-24 к этим сое-

№	ИИЗ.055-80	Сам	Лист	ИИЗ.055.006 ТО	лист 54
вкл. лист	в докум.	Подп.	Дата		

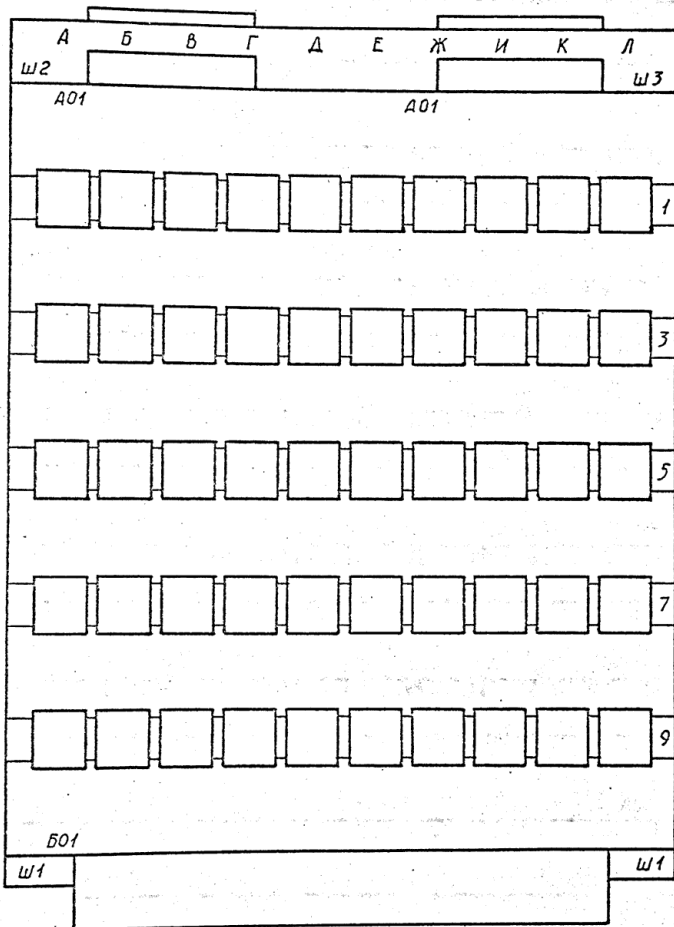


Рис. 11 Расположение интегральных схем в ячейке со стороны слоя "1"

Нов.	ИВ 356-80	Самс	25.06.80
М. Лист.	ИЗДАЮМ.	Подп.	Дата

ИВ13.055.006 Т0

Лист

55

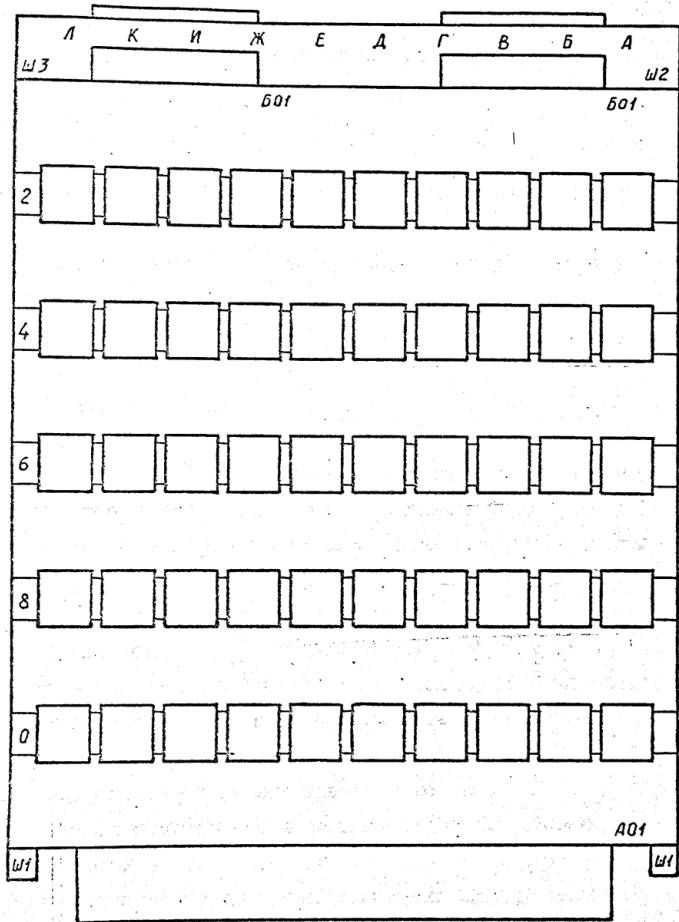


Рис. 12 Расположение интегральных схем в ячейке со стороны слоя "10"

динителям производится методом обмотки.

Коммутационные колодки расположены в два ряда (НА и НБ), а в третьем ряду НВ расположены потенциальные разъемы связи с пультом управления СВС-1.

5.4.2. Шкаф питания

Шкаф питания размером 1050x937x480 мм расположен под технологическим полом. В шкафу питания расположены три блока питания П2-1, щиток подвода воды, узлы системы охлаждения и рама, на которую устанавливается шкаф логический.

5.5. Система охлаждения

5.5.1. Назначение

Плотная компоновка логических ячеек с тепловыделением в ячейке до 30-50 Вт, в шкафу до 8 кВт обуславливает применение интенсивного способа отвода тепла от логических элементов за счет использования жидкостного охлаждения и применения пластинчатого теплового соединителя (ПТС), позволяющего отделить охлаждение логических элементов от жидкостного контура охлаждения.

ПТС состоит из двух проникающих друг в друга пластин, одна из которых связана с источником холода (охлаждающая жидкость), а другая - с источником тепла (установлена на ячейке с логическими элементами).

Основные параметры охлаждающей жидкости:

вода дистиллированная в соответствии с ГОСТ 6709-72;

температура воды $+15^{\circ} \pm 1^{\circ}\text{C}$;

давление воды в подводящей магистрали $2,8 \pm 0,2 \text{ кгс/см}^2$;

давление воды в отводящей магистрали не более $0,7 \text{ кгс/см}^2$;

расход воды на устройство $2,2 - 2,5 \text{ м}^3/\text{ч}$.

№ в	№/358-80	Виз	Дата	
изм. лист	и докум.	Подп.	Дата	

ИЗ.055.006 ТО

Лист

57

Формат 11

Для распределения охлаждающей жидкости по устройствам и контролю ее параметров служит устройство контроля охлаждения (УКО) ИМ2.556.001.

Система охлаждения (СО) обеспечивает:

максимальную температуру кристаллов МС - не более 66°C ;

разность температур между кристаллами

в пределах ячейки - не более 20°C ;

разность температур в пределах шкафа - не более 30°C .

5.5.2. Устройство и работа

Рассмотрим работу жидкостного контура охлаждения процессора СВС-I по гидравлической схеме ИМ3.055.005 ГЗ. Дистиллированная вода от внешней магистрали через щиток, расположенный в подставке шкафа питания ИМ2.087.011, через переходник 4 (гибкий дюритовый шланг) и тройник поступает в симметрично расположенные на внутренних торцах стойки вертикальные входные трубы 5 и 6, из которых соответственно распределяются при помощи трубок 7 и 8 по двенадцати параллельно расположенным панелям охлаждения, змеевикам 1(I) - 1(12) и 2(I) - 2(12) и ПТС.

Вода, подогретая на 3° - 5° за счет выделяемого тепла микросхем из ПТС по выходным трубам 9 и 10 через тройник, расположенный в нижней части логического шкафа, гибкому (дюритовому) переходнику II, соединяющему жидкостные магистрали верхнего логического шкафа и нижнего шкафа питания, попадает через трубу 12, змеевики 13(1), 13(2), 13(3) в параллельно расположенные плиты охлаждения источников питания 3(1), 3(2), 3(3). Змеевик 14 необходим для компенсации расхода воды. Вода, проходя по плитам, с которыми соприкасаются источники питания, по змеевикам 15(1), 15(2), 15(3) по трубе 16 через дюритовый гибкий шланг 17 поступает через щиток, соединяющий процессор СВС-I с магистралями внешнего

№	ИМ 3055-80	Сам	2006.08
изм. лист	ИДок.ИМ.	Подп.	Литс

ИМ3.055.006 ТО

Лист
58

контура охлаждения.

5.5.3. Охлаждение логических элементов показано на рис. 13

Тепло от микросхемы I и резисторных сборок 2, распаянных на плате 3 и приклеенных теплопроводным клеем к шинам 4, кондукцией передается к пластинчатым ребристым радиаторам 5 и 6, изготовленным из алюминиевого сплава и расположенным по обеим сторонам ячейки. От радиатора 5 к радиатору 6 перенос тепла осуществляется, в основном, с помощью теплопроводности по воздушным зазорам между пластинами радиаторов. Радиатор 5, установленный на ячейке, и радиатор 6, припаянный к трубке 7 одного из змеевиков I(I) - I(I2), 2(I) - 2(I2), образует ПТС, осуществляющий передачу тепла от ячейки с микросхемами к охлаждающей жидкости.

5.5.4. Охлаждение источников питания показано на рис. 14

Тепло, выделяемое съемным источником питания I, от теплопроводящих элементов 2 и 3, приклеенных с использованием теплопроводящего клея или пасты к специальным тепловым мостикам 4, установленным с применением теплопроводной смазки на утолщенном основании 5 источника питания, передается через воздушный зазор между источником и плитой охлаждения 6. Плита 6 (по гидравлической схеме 3(I), 3(2), 3(3) охлаждается водой, проходящей по каналам 7.

5.6. Система электропитания

5.6.1. Назначение

Система электропитания предназначена для обеспечения работоспособности всех составных частей СВС-I. Система электропитания обеспечивает:

а) преобразование трехфазного переменного тока с частотой 400 Гц и напряжением 220 В в постоянный ток с различными номинальными напряжениями для питания составных частей устройства;

Нов.	ИВ 356-80	Силь	25.8.80
Лист	И докум.	Подп.	Дата

ИВ.055.006 ТО

Лист

59

Формат 11

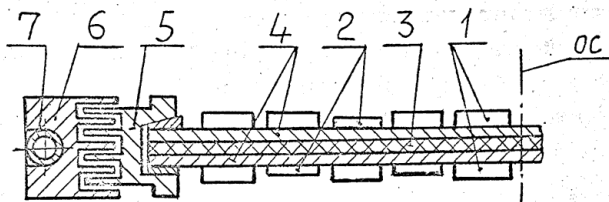


Рис. 13 Охлаждение логических элементов

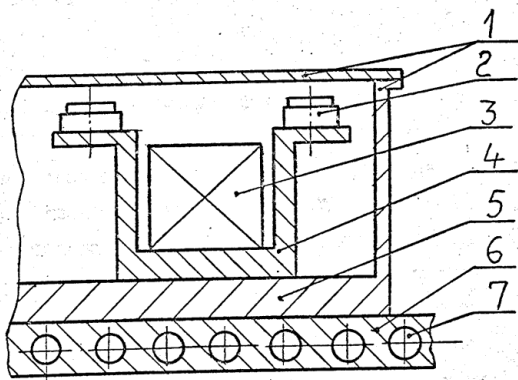


Рис. 14 Охлаждение источников питания

Нов.	161356-80	Сам.	21.06.80
Лист	И докум.	Подп.	Дата

ИЫЗ.055.006 ТО

Лист
60

Формат 11

- б) стабильность и нужный диапазон регулировки питающих номиналов постоянного тока;
- в) защиту устройств при коротких замыканиях питающих цепей постоянного тока и на "землю"; а также от перенапряжений и провалов питающих напряжений постоянного тока;
- г) сигнализацию о неисправностях в системе электропитания;
- д) питание измерительной аппаратуры; паяльников и переносных осветительных ламп.

5.6.2. Состав

Состав системы электропитания определяется схемой электрической принципиальной цепей питания на процессор СВС-1 ИИЗ.055.005 ЭЗ.1.

Перечень основных узлов системы электропитания представлен в табл. 4

Блоки питания П2-1 расположены в шкафу питания ИИЗ.087.011 и предназначены для обеспечения работоспособности логических панелей БР, АУ - УП, УУ - УС - СИ. Электрическая связь блоков питания с соответствующими панелями осуществляется системой шин с развязочными конденсаторами (У1...У12).

Блоки питания БП1-С1, расположенные на логической панели 6, конструктивно выполнены аналогично логическим ячейкам и предназначены для питания ячеек синхронизации и пульта управления СВС-1.

Номинальные величины напряжений первичной сети, допустимые отклонения номинальных величин, потребляемые мощности приведены в табл. 5

Номинальные напряжения источников питания и тока, потребляемые логическими устройствами, приведены в табл. 6

5.6.3. Устройство и работа

Взаимодействие составных частей системы электропитания

ИЗВ.	ИИЗ.356-80	Салы	27.06.87
Лист	ИЗВ.докум.	Подп.	Дата

ИИЗ.055.006 ТО

лист

61

Формат 11

Таблица 4

Условные обозначения в схеме	Децимальный номер	Наименование	Кол.	Месторасположение
1.П.1	БМ2.087.250	Блок питания П2-1	1	Шкаф
1.П.2	БМ2.087.250	Блок питания П2-1	1	питания
1.П.3	БМ2.087.250	Блок питания П2-1	1	ИЫ2.087.011
П1-П6		Панель (логическая)	6	
П7	ИЫ5.284.154	Панель (управления питанием)	1	шкаф
П8	ИЫ5.284.153	Панель (включения питания)	1	(логический) ИЫ3.050.004
	ИЫ2.087.009	Блок питания БП1-С1	2	
У1-У12	БМ5.064.450	Плата (с конденсаторами)	12	

Таблица 5

Первичная питающая сеть	Допустимые отклонения		Потребляемые мощности (ВА)	Примечание
	Частоты (Гц)	Напряжения (%)		
3 ~ 400 Гц, 220 В	25	± 5	8000	
~ 50 Гц, 220 В	1	+10 -15	1000	
~ 50 Гц, 36 В	1	+10 -15	50	
= 27 В	*	10	200	* коэффициент
				пульсации ≤ 3%

ИЫ3.055.006 ТО

Лист

62

Изм.	Лист	№ докум.	Подп.	Дата

Формат 11

Таблица 6

Панели с логическими ячейками и пульт	Потребляемый ток (А)	Номинальное напряжение источников питания (В)	Позиционное обозначение по схеме	Примечание
АУ - УП	140	-5,2	1.П.2 (П2-1)	Выходные напряжения даны относительно нуля
	115	-2		
УУ - УС - СИ	145	-5,2	1.П.3 (П2-1)	урубня нулевого потенциала ("схемной земли")
	105	2		
БР	150	-5,2	1.П.1 (П2-1)	
СИ (+5В)	85	-2	Панель 6 (БП1 - С1)	
	6	+5		
ПУ (+5В)	6	+5	Панель 6 (БП1 - С1)	

№ в. 1/1356-80
 № лист 1/1
 Подп. Саша
 Дата 25.08.80

ИЫЗ.055.006ТО

лист
 63

Формат И1

можно проследить по схеме электрической принципиальной цепей питания процессора СВС-I ИМЗ.055.005 ЭЗ.1.

Соединение процессора с шинами защитного заземления осуществляется гибким проводником сечением не менее 4 мм^2 , соединяющим специальный болт на каркасе шкафа с шиной защитного заземления. Клемма КЛ на панели 7 соединена с болтом заземления.

Напряжение 50 Гц, 220В подается на розеточные гнезда панели 7 через разъем ШЗ.

Напряжение 50 Гц 36В и напряжение постоянного тока 27В поступает на процессор от внешних источников через разъем Ш панели 7. В подтверждение наличия напряжения 27В загорается световой указатель "27НО" на панели 8.

Напряжение 27В подается на блоки питания БП-С1 через разъем ШВ панели 7, разъем НВШ01 панели 9, разъемы 6.А3.Ш03 и 6.А3.Ш06 логической панели 6. Блоки питания при подаче на них напряжения 27В выдают напряжения постоянного тока 5В.

С одного источника питания напряжение поступает на ячейки синхронизации (ЧСП) и ячейки индикации (СИО), напряжение другого источника выдается на пульт управления через разъем 6.А2.Ш03 панели 6 и разъем НВШ02 панели 9.

Напряжение питающей сети 400Гц, 220В от внешнего распределительного шкафа подается на автоматический выключатель АК-50 (условное обозначение на схеме В2), расположенный на панели управления питанием 7. Выключатель В2 во всех режимах работы устройства находится в положении ВКЛ. Основное назначение автомата В2 - отключение напряжения 400Гц, 220В обслуживающим персоналом в аварийных ситуациях.

В подтверждение наличия напряжения первичной питающей сети 400Гц, 220В загораются световые указатели 400-220 на панели 7 и

					ИМЗ.055.006 ТО	лист
И.в.	ИМЗ 358-80	Велич	20.06.80			54
изм.	лист	докум.	Подп.	Дата		

сигнальная лампа 400-220 на панели 8.

Напряжение 400Гц, 220В на блоки питания подается через контакторы Р5, Р6, Р7 панели 7 и жгуты, оканчивающиеся разъемами Ш10, Ш11, Ш12.

Блоки питания П2-І при подаче на них напряжения 400Гц, 220В выдают напряжения постоянного тока, которые двухполярными линиями через шины, расположенные в шкафу СВС-І, подаются на логические панели.

Схема управления системой электропитания СВС-І обеспечивает местное и дистанционное включение и отключение устройства.

Местное включение и отключение осуществляется при помощи кнопок на панели включения питания 8.

Перевод устройства в режим дистанционного управления осуществляется тумблером В1 на панели управления питанием 7.

При нажатии кнопки ВКЛ на панели 8 напряжение 27В подается на схему управления включением контакторов Р5, Р6, Р7, Р8, которые при включении подают на блоки питания соответствующие питающие напряжения, и на панели 8 загорается сигнальная лампа ВКЛ. В подтверждение, что на вход логических панелей подано питающее напряжение, загорятся сигнальные лампы на панели 8: БР ВКЛ, АУ-УП ВКЛ, УУ-УС-СИ ВКЛ, +5В СИ ВКЛ, +5В ПУЛЬТ ВКЛ.

Дискретные изменения выходных напряжений источников питания (ВИП) на $\pm 5\%$ от $U_{ном}$ осуществляется с помощью тумблеров ПОК - "больше", - "меньше".

Местное отключение устройства осуществляется нажатием кнопки ОТКЛ на панели 8. При этом происходит отключение блоков питания от питающей сети. На панели 8 загорается сигнальная лампа ОТКЛ, гаснут сигнальные лампы ВКЛ.

Для поддержания номинальных величин питающих напряжений на

									лист
Нов	ИИ 358-80	Сам	21.06.80						65
вкл. лист	И докум.	Подп.	Дата						
6-5а									Формат 11

ИЗ.055.006 ТО

выходах логических панелей в пределах допустимых отклонений и их контроля в схему электропитания введены цепи обратной связи и контроля. Цепи обратной связи и контроля от логических панелей до блоков питания П2-1 проходят через платы соединительные П2, П3 и разъемы Ш5, Ш6, Ш7 панели 7. Кроме того, цепи контроля выводятся на панель включения питания через разъем Ш3 и для внешнего контроля - на разъем Ш4 панели 7.

Цепи контроля для ВИП 5В с 6-ой логической панели проходят через разъем НВНО1 панели 9, разъем Ш8 и плату соединительную П2 панели 7.

Цепи обратной связи замыкаются на выходе источников.

5.6.4. Биды сигнализации

а) Панель управления питанием

На панели 7 имеются световказатели в наличии питающего напряжения в каждой фазе $3N \sim 400\text{Гц}$, 220В.

б) Панель включения питания

На панели 8 (рис. 15) вырабатываются следующие рабочие световые сигналы:

400Гц-220В-сигнал, свидетельствующий о наличии напряжения первичной питающей сети на панели управления питанием;

27НО - сигнал, свидетельствующий о подаче на шкаф СВС оперативного напряжения 27В;

ВКЛ - сигнал, свидетельствующий о том, что напряжение первичной питающей сети подано на блоки питания;

ОТКЛ - сигнал, свидетельствующий о том, что произошло отключение блоков питания от первичной питающей сети;

ВКЛ (сигнал включения) БР, АУ-УП, УУ-УС-СИ, +5ВСИ, +5В ПУЛЬТ - сигналы, свидетельствующие о наличии вторичных питающих напряжений;

№	№	Сам	25268
изм.	лист	Н докум.	Подп. Дата

ИМЗ.055.006 Т0

лист
56

250

265

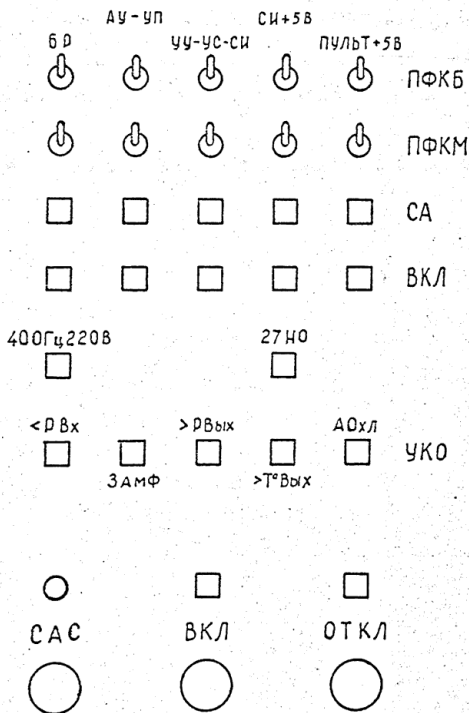


Рис. 15 Панель включения питания

Изм.	Лист	№ докум.	Подп.	Дата
		ИВ1356-80	Саву	25.06.80

ИВ13.055.006 Т0

Лист

67

СА (сигнал аварии) БР, АУ-УП, УУ-УС-СИ, +5ВСИ, +5В ПУЛБТ -
- сигналы, свидетельствующие о неисправности блоков питания
при наличии короткого замыкания во вторичных питающих линиях;

< Р вх (давление входа), ЗАМФ (замена фильтра), > Р вых
(давление выхода), > Т^о вых (температура воды) - сигналы контроля
системы охлаждения;

А охл - сборка сигналов контроля СО, свидетельствующая о
недопустимом нагружении параметров в системе охлаждения.

При наличии аварийных сигналов происходит отключение блоков
питания от сети.

Сброс аварийного сигнала осуществляется с помощью кнопки
САС.

6. ПУЛЬТ УПРАВЛЕНИЯ

6.1. Назначение

Пульт управления ИМ4.624.012 предназначен для оперативного управления вычислительным процессом и проведения профилактических и ремонтных работ спецпроцессора СВС-1.

6.2. Состав

Пульт управления состоит из следующих основных узлов:

панели управления ИМ3.620.052;

панели индикации ИМ3.620.053;

жгуты связи пульта управления с процессором.

Каждая панель связана с внешними разъемами процессора.

Все связи панели управления приведены в принципиальной электрической схеме ИМ3.620.052 ЭЗ, панели индикации-ИМ3.620.053 ЭЗ.

6.3. Устройство и принцип работы

Основу конструкции пульта составляет каркас, верхняя часть которого сварная, и нижняя часть - разборная.

В верхней части каркаса укреплены панель управления и панель индикации. Панель управления откидывается на петлях для удобства ремонта.

С задней стороны верхней части пульта имеется открывающаяся дверь для доступа к монтажу панели индикации, а в нижней части пульта - съемная обшивка для доступа к коммутационной панели, на которой установлены разъемы связи пульта с процессором.

Нов.	ИМ1.356-80	Сам.	25.06.80
изм. лист	И докум.	Подп.	Дата

ИМ3.055.006 ТО

Лист

59

6.3.1. Панель управления

На панели управления ИМЗ.620.052 пульта СВС-I расположены:
семь 48-разрядных тумблерных регистров;

24-разрядный РЕГИСТР КОМАНД;

16-разрядный регистр ОСТАНОВ ПО АДРЕСУ ЧИСЛА;

16-разрядный регистр ОСТАНОВ ПО АДРЕСУ КОМАНДЫ;

регистр ПОСТОЯННЫЕ ПРОГРАММЫ;

регистр НОМЕР РЕГ.ИНДИКАЦИИ;

регистр ГЕНЕРАТОР;

отдельные тумблера и кнопки для управления процессором СВС-I.

Назначение тумблеров и кнопок панели управления пульта приведено в ИМЗ.055.006 Т04. Полное описание системы команд специпроцессора СВС-I.

Принцип генерации постоянных уровней напряжения, обеспечивающих на входах микросхем серии I00 логического "0" или логической "1" тумблерами и кнопками панели управления пульта показан на рис.16; для генерации парафазных сигналов используется схема рис. 17

Замкнутому состоянию тумблера соответствует логический "0"; разомкнутому - логическая "1".

6.3.2. Панель индикации

На панели индикации ИМЗ.620.053 пульта индицируются все основные регистры и триггера процессора СВС-I.

Некоторые светодиоды индицируют несколько регистров или триггеров, выбор которых определяется положением тумблеров НОМ.РЕГ.ИНДИКАЦИИ. Связь между индицируемым состоянием СВС-I и положением тумблеров, управляющих индикацией, дана в ИМЗ.624.012 Д1 Таблицы переключения индикации.

Назначение индицируемых регистров и отдельных триггеров приведено в ИМЗ.055.006 Т04 Полное описание системы команд

	Нов	ИМЗ/356-80	См. 25.06.80	
изм.	лист	и докум.	Подп.	Дата

ИМЗ.055.006 Т0

лист
70

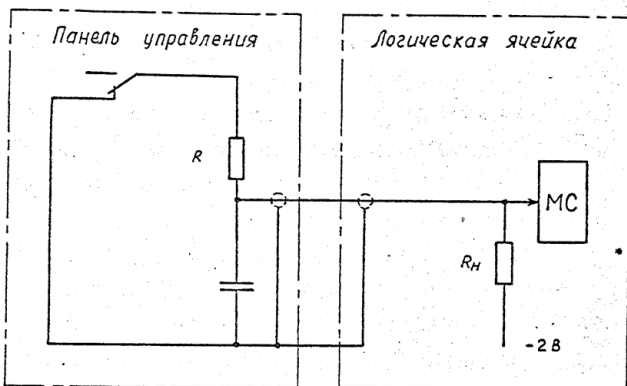


Рис. 16 Схема генерации постоянных уровней напряжений

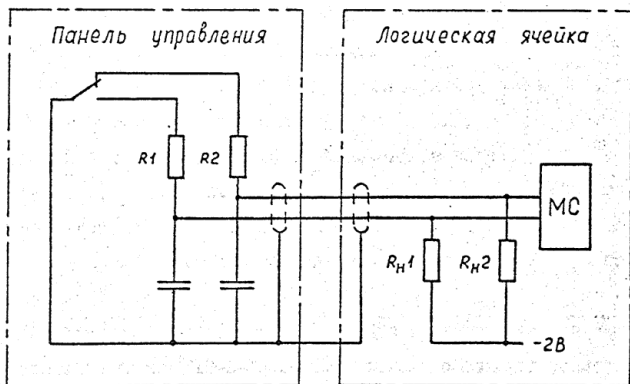


Рис. 17 Схема генерации паразитных сигналов

Изм.	№	Дата	Подп.	Дата
1	151.356-80	28.06.80		
Лист	И докум.		Подп.	Дата
76-5a				

ИЫЗ.055.006 Т0

Лист
71

Формат 11

специального СВС-1.

Индикация логических сигналов осуществляется по схеме (рис. 18), состоящей из:

а) усилителя, в качестве которого используется микросхема ИО0ПВ125, работающего в режиме повторителя (входы 2,6,10,14 объединяются с выводом 1);

б) светодиода типа ЗЛ102Б с токозадающим резистором, образующих модуль светодиода БМЗ.299.247.

Индизируемые сигналы от микросхем логических ячеек через разъемы Ш2 и Ш3 поступают на входы усилителей ИО0ПВ125. С выходов усилителей через разъем Ш1 ячейки СИО, разъемы Ш1, Ш2, Ш3 транзитной ячейки ТР1 по жгутам переднего кабелегона, разъемы щита внешних связей шкафа логического, разъемы панели индикации поступают на модули светодиода. Модули светодиодов (всего 473) расположены на четырех печатных платах панели индикации. Замена модулей производится через лицевую сторону панели.

6.3.3. Описание ячейки индикации СИО.

Микросхемы ИО0ПВ125, требующие дополнительно номинала питания 5В, размещаются в специальной ячейке СИО.

Ячейка СИО БМЗ.082.215 расположена на панели СИ шкафа логического, предназначена для обеспечения индикации 60 логических сигналов. Всего в СВС-1 8 ячеек СИО.

Индизируемые сигналы поступают через разъемы Ш2 и Ш3 на вход усилителей ИО0ПВ125.

Согласование линий связей в ячейке производится при помощи резисторного блока Б19-3-1-100 Ом. Сигналы с выходов усилителей выдаются на разъем Ш1.

Количество микросхем ИО0ПВ125 - 15.

Количество резисторных блоков - 8.

Исх.	ИИ.356-80	Взнос	график
изм. лист	И докум.	Подп.	Дата

ИИЗ.055.006 ТО

Лист

72

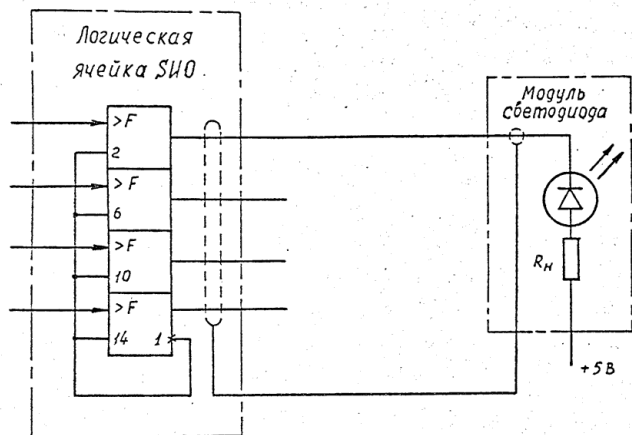


Рис. 18 Схема индикации логических сигналов

Питающие напряжения ячейки СИО:

минус 5,2 В;

минус 2 В;

Э.

	Нов.	ИВ1356-80	Сам.	25.06.80
изд.	лист	И докум.	Подп.	Дата

ИВЗ.055.006 ТО

Лист

74

7. КОНТРОЛЬНО-НАЛАДОЧНАЯ АППАРАТУРА И КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНЫЕ ПРИБОРЫ

7.1. Назначение

В состав МВК "Эльбрус-1" входит комплект контрольно-наладочной аппаратуры, техническое описание которого приведено в БМО.170.002 Т05; для спецпроцессора СВС-1 необходима дополнительная аппаратура, комплект которой входит в состав СВС-1.

Комплект контрольно-наладочной аппаратуры (КНА) ИМ4.078.005 предназначен для эксплуатации и технического обслуживания спецпроцессора СВС-1.

7.2. Состав

Перечень компонентов КНА и КИП спецпроцессора СВС-1 приводится в табл. 7

Количество компонентов КНА и КИП зависит от типовой комплектации.

7.3. Описание компонентов КНА

7.3.1. Стенд СИБ-П2-1 БМ2.763.690

Стенд СИБ-П2-1 предназначен для контроля работы и профилактической проверки по электрическим параметрам вторичных источников питания П2-1.

7.3.1.1. Принцип работы.

Стенд СИБ-П2-1 позволяет подключить к проверяемому блоку питания соответствующие питающие напряжения, нагрузку и контрольно-измерительные приборы. С помощью органов управления на панели управления можно изменять режим проверки блока.

№	№1356-80	Э.И.	25.2.80
Лист	и докум.	Подп.	Лист

ИИЗ.055.00670

Лист

75

Проверка блоков питания производится в соответствии с методикой контроля и настройки.

7.3.1.2. Технические данные

- а) Конструктивно стенд состоит из:
напольной стойки, в которой размещены нагрузки;
лицевой панели с органами управления;
кассеты с холодной стенкой для проверяемого блока;
двух кругов для подключения сети к стенду;
двух кругов для подключения сети и управления к проверяемому блоку;
четырёх шин для подключения нагрузки к проверяемому блоку.
- б) Габаритные размеры стенда в мм: 1370x1220x500.
- в) Масса стенда - 230 кг.

7.3.1.3 Электропитание

Стенд питается от сети переменного тока $3 \sim 400 \pm 25 \text{ Гц}$, $220 \pm 11 \text{ В}$. Потребляемая мощность (с подключенным проверяемым блоком) не превышает 3 кВт.

Для работы стенда требуются следующие приборы:

источник постоянного напряжения Б5-7	- 3 шт.;
вольтметр цифровой Б7-16	- 1 шт.;
осциллограф С1-64	- 1 шт.

Подробное описание стенда и инструкция по эксплуатации содержится в БМ2.763.690 Т0.

7.3.2. Пульт проверки блока питания БП-С1 ПЭ2.702.375

Пульт предназначен для настройки, контроля работы и профилактической проверки по электрическим параметрам вторичных источников питания БП-С1.

Изм.	лист	ИД докум.	Подп.	Дата
		ИВ1356-80	Смир	25.03.80

№ВВ.055.00670

Лист
77

7.3.2.1 Принцип работы

Пульт позволяет подключать к проверяемому блоку питания соответствующее питающее напряжение, вспомогательное напряжение, необходимое для проверки электрических параметров, нагрузку, контрольно-измерительные приборы. С помощью органов управления на панели пульта можно изменять режим проверки.

Проверка блоков питания производится в соответствии с методикой контроля и настройки.

7.3.2.2 Технические данные

а) Конструктивно стенд состоит из:

панели с органами управления и контроля;

направляющих для установки блока;

штута для подключения нагрузки;

двух штотов с разъемами для подключения к блоку;

штута для подключения внешнего питания.

б) Габаритные размеры пульта в мм: 260x270x380.

в) Масса пульта - 7,7 кг.

Электропитание

Пульт питается от двух источников постоянного напряжения типа Б5-7.

Суммарная мощность, потребляемая от двух источников не превышает 100 Вт.

Для работы пульта требуются следующие приборы:

источник постоянного напряжения Б5-7 - 2 шт.;

вольтметр цифровой В7-16 - 1 шт.;

вольтамперметр М2038 - 3 шт.;

осциллограф С1-64 - 1 шт.

Подробное описание пульта и инструкция по эксплуатации содержится в ПЭ2.702.375 Т0.

Нав.	№1 356-80	Сам.	25.06.88
Изм.	Лист	И докум.	Подп.

№13.055.006Т0

Лист

78

7.3.3. Приставка для проверки ячеек синхронизации ИН2.760.001

Приставка предназначена для проверки ячеек синхронизации ЧСНР и ЧСНФ спецпроцессора СВС-I и используется при совместной работе со стендом проверки ячеек синхронизации БМ2.760.16Г, входящими в КНА МВК "Эльбрус-I".

7.3.3.1. Принцип работы

Со стенда на приставку поступает шесть сигналов: $S_{СВ1}$, $S_{-СВ1}$, $S_{СВ2}$, $S_{-СВ2}$, $S_{СНБ}$, $S_{-СНБ}$. Сформированные в проверяемых ячейках ЧСНР и ЧСНФ сигналы подаются на стенд.

Проверка параметров выходных сигналов ячейки производится с помощью стробоскопического осциллографа С7-12. Функциональный контроль проверяемой ячейки производится осциллографом С1-64, который подключается к контактам платы, содержащей эквивалент нагрузки.

Коммутация выходных сигналов выполняется вручную.

Точность измерения временных параметров проверяемой ячейки определяется точностью осциллографа С7-12 ($\pm 5\%$).

Габаритные размеры приставки в мм: 314x230x270.

Масса приставки - 6,2 кг.

7.4. Описание компонентов КИИ

7.4.1. Вольтметр универсальный В7-16

Вольтметр используется для проверки источников питания спецпроцессора СВС-I.

Вольтметр предназначен для измерения напряжений постоянного и переменного токов в диапазоне 0,1 мВ - 999,9 В; сопротивления в диапазоне 0,1 Ом - 999,9 кОм. Диапазон частот 20 Гц - 100 кГц.

Вольтметр универсальный В7-16 имеет погрешность измерений постоянных напряжений не выше $\pm(0,1 \pm 0,01 U_k / U_x)\%$.

Нов.	№1358-80	Самс	25.05.80
изк. лист	№1358-80	Подп.	Дата

ИВ13.055.00670

Лист

79

Габаритные размеры прибора в мм: 348x160x425.

Масса не более 12 кг.

Питание прибора осуществляется от сети переменного тока 50 \pm 1 Гц, 220 \pm 22 В, с содержанием гармоник до 5%.

Потребляемая мощность не более 40 Вт.

Более подробные сведения о приборе содержатся в техническом описании и инструкции по эксплуатации И22.710.002 ТО.

7.4.2. Вольтамперметр М2038

Применяется для пульта проверки блока питания БП-С1.

Прибор переносной многопредельный магнитоэлектрической системы. Шкала прибора снабжена антипараллаксным устройством.

Предназначен для измерения напряжения и тока в цепях постоянного тока.

Напряжение измеряется в пределах 15-300 мВ; 0,75-600 В.

Ток измеряется в пределах 0,75-3000 мА; 7,5-30 А.

Класс точности 0,5. Длина шкалы 140 мм.

Габаритные размеры в мм: 243x200x100.

Масса прибора не более 3 кг.

Более подробные сведения о приборе содержатся в ЗПБ.378.023ТО.

7.4.3. Прибор электроизмерительный комбинированный Ц4312

Прибор используется при ремонте ячеек, для прозвонки цепей.

Прибор предназначен для измерения напряжения и тока в цепях постоянного и переменного токов, а также сопротивления постоянному току в сильботочных цепях.

Диапазон измеряемых напряжений постоянного тока от 75 мВ до 900 В.

Диапазон измерения напряжений переменного тока от 0,3 В до 900 В.

Диапазон измерения постоянного тока от 0,3 мА до 6 А.

	Нов.	№1358-80	Валер	26/80
изм.	лист	и докум.	Подп.	Дата

ИЫ13.055.006ТО

Лист

80

Диапазон измерения переменного тока от 1,5 мА до 6 А.
Прибор надежно работает на частотах от 45 Гц до 10^4 Гц.

Класс точности 1,0 на постоянном токе и 1,5 на переменном токе.

Габаритные размеры прибора в мм: 115x215x87.

Масса не более 1,5 кг.

Более подробные сведения о приборе содержатся в технических условиях ТУ 2504-346-74.

7.4.4. Осциллограф СИ-71

Осциллограф используется при ремонте процессора СВС-1.

Диапазон частот осциллографа от нуля до 100 МГц.

С помощью осциллографа возможно измерение временных интервалов от 20 нс до 1 с, размаха исследуемых сигналов от 10 мВ до 60 В. Осциллограф имеет погрешность измерений $\pm 6\%$.

Габаритные размеры прибора в мм: 348x220x509.

Масса - 19 кг.

Питание прибора осуществляется от сети переменного тока $50 \pm 0,5$ Гц, 220 ± 22 В или от сети 400 ± 12 Гц, 220 ± 11 В, с содержанием гармоник до 5%, при этом потребляемая мощность не превышает 150 Вт.

Более подробные сведения о приборе содержатся в техническом описании и инструкции по эксплуатации И22.044.050 ТО.

Нов.	№1 356-80	С.м.	22.04.80
Изм. лист	Инд.кум.	Подп.	Дата

ИВ13.055.00670

Лист

81

8. ЗАПАСНЫЕ ЧАСТИ, ИНСТРУМЕНТЫ И ПРИНАДЛЕЖНОСТИ

8.1. Назначение

Комплект запасных частей, инструмента и принадлежностей (ЗИП) ИМЗ.070.008 предназначен для обеспечения эксплуатации и ремонта спецпроцессора СВС-1.

8.2. Состав

Состав комплекта ЗИП определяется ведомостью ИМЗ.055.006 ЗИ-А.

В состав ЗИП входят:

логические ячейки 72 типа;

блок питания П2-1;

блок питания БП-С1;

предохранители;

лампы сигнальные;

ключи;

съемник;

крышки и гайки.

8.3. Назначение компонентов ЗИП

8.3.1. Запасные части

Логические ячейки, блоки питания, предохранители и лампы сигнальные составляют аварийный ЗИП и предназначены для ремонта процессора путем замены.

8.3.2. Инструменты

Ключ ФГ6.468.003 Сп предназначен для открывания замка дверей шкафа процессора.

Ключ БМ8.892.016 предназначен для освобождения запорной

№ док.	№ докум.	Подп.	Дата
	ИМЗ 356-80	Сам	28.06.80

ИМЗ.055.006 ТО

Лист

82

пружины навесных разъемов жгута переднего кабелегона.

Съемник БМ1.098.084 необходим для извлечения ячейки из шкафа.

8.3.3. Принадлежности

Крышки и гайки используются в качестве заглушек к входным и выходным патрубкам системы охлаждения процессора при транспортировании или ремонте системы охлаждения.

№ в.	№ докум.	Подп.	Дата	ИИЗ.055.006 ТО	Лист
№ в.	№ докум.	Подп.	Дата		83

5-5а Формат 11

9. КОМПЛЕКТ МОНТАЖНЫХ ЧАСТЕЙ

9.1. Назначение

Комплект монтажных частей (МК) ИМ4.075.010 предназначен для подключения спецпроцессора СВС-1 к системе МВК "Эльбрус-1".

9.2. Состав и назначение компонентов МК

Максимальный состав МК приведен в схеме соединения и подключения на спецпроцессор ИМ3.055.006 Э4.

Необходимый состав МК зависит от комплектации МВК "Эльбрус-1"; в которую непосредственно входит СВС-1, т.к. количество и маркировка жгутов связи СВС-1 с ПВВ, ЦП, КМ определяются количеством и номерами этих устройств в системе.

Замыкатель выбирается один на спецпроцессор с маркировкой, соответствующей номеру данного СВС-1 в системе.

Состав и назначение компонентов МК приведены в табл. 9

Таблица 9

Обозначение	Наименование и назначение	Кол.
ИМ5.280.009	Замыкатель	10
ИМ6.640.268	Жгут связи с пультом дистанционного управления	1
ИМ6.640.269	Жгут связи с ИП	1
ИМ6.640.270	Жгут связи с ПВВ	4
ИМ6.640.271	Жгут связи с КМ (число)	24
ИМ6.640.272	Жгут связи с устройством профконтроля	1
ИМ6.640.273	Жгут связи с КМ (управляющее слово и адрес)	

ИМ3.055.006 ТО	лист
№ в. 25/356-80	84
Экз. лист	И докум.
Подп.	Дата

Продолжение табл. 8

Обозначение	Наименование и назначение	Кол.
ИЫБ. 640.274	Жгут связи с ПОС	1
ИЫБ. 640.275	Жгут связи с ЦП	10
ИЫБ. 640.277	Жгут связи с УКО	1
ИЫБ. 640.278	Жгут (~ 50Гц, 36В; 27В)	1
ИЫБ. 640.279	Жгут (~ 50Гц, 220В)	1
ИЫБ. 640.280	Жгут (~ 3,400Гц, 220В)	1
ИЫБ. 644.022	Кабель (для подключения к ЦС)	6
ИЫБ. 644.023	Кабель (к осциллографу)	2

ИЗМ	лист	ИЫБ. 055.006 ТО	лист
Нов.	ИЫБ. 356-80	Саму	25.06.80
лист докум.	Подп.	Дата	

06-5a Формат 11

10. ТАРА И УПАКОВКА

Упаковочная тара служит для упаковки устройств изделия и обеспечивает защиту устройств от механических и климатических воздействий при транспортировании.

Для транспортирования устройств спецпроцессора СВС-I разработана следующая возвратная тара:

- комплект тары на процессор;
- тара на пульт управления;
- тара на УКО;
- тара на ЗИП;
- тара на МК.

Состав и назначение тары приведены в табл. 9

Таблица 9

Обозначение	Наименование и назначение	Количество
<u>Комплект тары на процессор ИМ4.170.010</u>		
ИМ4.171.417	Ящик для шкафа логического	1
ИМ4.171.419	Ящик для шкафа питания	1
ИМ4.162.142	Ящик для двух блоков питания	2
ИМ4.161.045	Ящик для 20 ячеек	10
ИМ4.161.046	Ящик для 6 ящиков под ячейки	1
<u>Тара устройств СВС-I</u>		
ИМ4.161.041	Ящик для пульта СВС-I	1
ИМ4.161.042	Ящик для ЗИП	1
ИМ4.171.053	Ящик для УКО	1
ИМ4.161.044	Ящик для МК	1

	Нов. 161356-80	Самз 25.06.80		
Изм.	лист	Издаваем.	Подп.	Дата

ИМ3.055.006 ТО

Лист
86

